

Lappeenrannan-Lahden Teknillinen Yliopisto LUT  
School of Energy Systems  
Sähkötekniikan koulutusohjelma

Diplomityö

Matti Ruohonen

**OHJAUSALUSTA SÄHKÖTEKNIKAN TUTKIMUSKÄYTTÖÖN JA  
MIKROPROSESSORIEN OPETUSKÄYTTÖÖN**

Työn tarkastajat: Professori Pertti Silventoinen  
Tutkijaopettaja Mikko Kuisma

---

# Tiivistelmä

Lappeenrannan-Lahden Teknillinen Yliopisto LUT

LUT School of Energy Systems

Sähkötekniikan koulutusohjelma

Matti Ruohonen

## **Ohjausalusta sähkötekniikan tutkimuskäyttöön ja mikroprosessorien opetuskäyttöön**

Diplomityö, 2019

53 sivua, 25 kuvaa ja 3 taulukkoa.

Työ tarkastajat: Professori Pertti Silventoinen

Tutkijaopettaja Mikko Kuisma

Hakusanat: ohjausalusta, prosessorilevy, mikrokontrolleri, FPGA

Tässä työssä haluttiin toteuttaa LUT-Yliopiston tehoelektronikan tutkimuskäyttöön soveltuva yleiskäyttöinen ohjausalusta, jolla voidaan ohjata monenlaisia tehoelektronikkalaitteita ja esimerkiksi testata erilaisia säätö- ja ohjausmenetelmiä tehoelektronikan kokeellisessa tutkimuksessa. Lisäksi toissijaisena käyttökohteena olisi suotuisaa, mikäli uusi ohjausalusta soveltuisi joko suoraan tai pienin muutoksin myös mikrokontrollereihin ja FPGA-piireihin keskittyvän opetuksen käyttöön LUT-Yliopistolla. Uusi ohjausalusta tulisi tutkimuskäytössä jo olemassa olevan vanhan ohjausalustan rinnalle tai mahdollisesti asteittain korvaajaksi.

Uuden ohjausalustan tulisi olla ensisijaisesti huomattavasti halvempi hankkia tai valmistaa kuin olemassa oleva ohjausalusta. Lisäksi sen haluttiin käyttävän mikrokontrolleri- tai DSP- ja FPGA-malleja, joille on saatavilla ilmaiset tai edulliset ohjelmointilaitteet sekä ohjelmistonkehitysympäristöt. Uuden ohjausalustan tulisi tarjota tehoelektronikan tutkimuskäytön näkökulmasta vähintään samat ominaisuudet kuin olemassa oleva ohjausalusta.

Koska tutkimuskäyttöön erinomaisesti soveltuvaa kaupallista ohjausalustaa ei löydetty, suunniteltiin työssä uusi ohjausalusta sisältäen erillisen prosessorilevyn sekä oheislaitteet ja virransyöttökomponentit sisältävän pohjalevykokonaisuuden. Prosessorilevy sisältää ensisijaisesti FPGA:n ja mikrokontrollerin sekä lisäksi joitakin mikrokontrollerille kytkettyjä oheislaitteita kuten muistikorttipaikan ja USB-liitännän tietokoneelle. Prosessorilevystä suunniteltiin kaksi eri versiota, käyttäen kahta erityyppistä mikrokontrolleria. Ulkoiset oheislaitteet sisältävästä pohjalevystä suunniteltiin työssä täysin modulaarinen versio, jossa voidaan eri oheislaitteita kuten optisiä lähtöjä tai analogisia tuloja liittää tarpeen mukaan.

Lisäksi todettiin, että suunnitellun prosessorilevyn edullinen prototyyppiversio olisi hyvin pienin muutoksin muokattavissa myös melko hyvin opetuskäyttöön soveltuvaksi.

# Abstract

Lappeenranta-Lahti University of Technology LUT  
LUT School of Energy Systems  
Electrical Engineering

Matti Ruohonen

## **Control platform for power electronics research and microprocessor education**

Master's Thesis, 2019

53 pages, 25 figures and 3 tables.

Examiners: Professor Pertti Silventoinen  
Researcher teacher Mikko Kuisma

Keywords: control board, processor board, microcontroller, FPGA

The motivation of this thesis was to realize a generic control platform that can be used in power electronics related research applications at the LUT-University. The platform would be used to control various power electronics devices and to test different control methods and algorithms in experimental power electronics research projects. Secondly it would be beneficial if the new control platform could also be used for education purposes on the microcontroller and FPGA related courses at the LUT-University either as-is or with minor changes. The new control platform would be used as an alternative, or possibly in stages as a replacement for an existing control platform.

The new control platform should primarily be a lot more affordable to purchase or manufacture than the existing control platform, and it should also use microcontroller or DSP and FPGA models that can be used with free or cheap programming devices and development environments. The new control platform should offer at least the same capabilities as the existing platform as far as power electronics research applications as concerned.

When a suitable commercial product wasn't found, a new control platform was designed, including both a processor board and a separate base board, which holds the external peripherals and the power supplies. The processor board includes both a microcontroller and an FPGA, plus some peripherals connected to the microcontroller, such as a memory card slot and a USB-connection for a computer. Two different versions of the processor board were designed, using two different types of microcontrollers. A modular version of the base board was designed, which allows quite freely combining different peripheral module types such as optical transmitters or analog inputs.

It was also concluded, that especially the cheap prototype version of the processor board could, with some small changes, also be suitable for education purposes.

# Sisältö

<b>1</b>	<b>Johdanto</b>	<b>8</b>
<b>2</b>	<b>Ohjausalustalle asetetut vaatimukset</b>	<b>10</b>
2.1	Ohjausalustalle asetetut vaatimukset tutkimuskäytössä . . . . .	10
2.2	Ohjausalustalle asetetut vaatimukset opetuskäytössä . . . . .	13
2.3	Vaatimukseen soveltuvat valmiit kaupalliset ratkaisut . . . . .	14
<b>3</b>	<b>Ohjausalustan yleinen rakenne</b>	<b>19</b>
3.1	Nykyisen ohjausalustan yleinen rakenne . . . . .	19
3.2	Uuden ohjausalustan yleinen rakenne . . . . .	20
<b>4</b>	<b>FPGA:n ja mikrokontrollerin valinta</b>	<b>23</b>
4.1	Soveltuvat mikrokontrolleriperheet . . . . .	23
4.2	Soveltuvat FPGA-piiriperheet . . . . .	26
4.3	Soveltuvien mikrokontrollerien ja FPGA-piirien hintakatsaus . . . . .	27
<b>5</b>	<b>Prossessorilevyn rakenne</b>	<b>29</b>
5.1	STM32-mikrokontrolleriin pohjautuvan prosessorilevyn rakenne . . . . .	30
5.1.1	STM32 prosessorilevyn ominaisuudet ja komponentit . . . . .	31
5.2	TMS320F28335-mikrokontrolleriin pohjautuvan prosessorilevyn rakenne . . .	33
5.2.1	F28335 prosessorilevyn ominaisuudet ja komponentit . . . . .	34
5.3	Prossessorilevyn liityntärajapinta pohjalevyyn . . . . .	35
5.4	Prossessorilevyn ensimmäiset prototyypit . . . . .	37
<b>6</b>	<b>Pohjalevyn rakenne</b>	<b>39</b>
6.1	Modulaarinen versio pohjalevystä . . . . .	40
6.1.1	Modulaarisen version hyödyt, rajoitteet ja ongelmakohdat . . . . .	41
6.1.2	Suunnitellut moduulityypit . . . . .	43
6.2	Sovelluskohtainen versio pohjalevystä . . . . .	45
<b>7</b>	<b>Suunniteltujen ohjausalustan osien soveltuvuus asetettuihin alkuvaatimukseen</b>	<b>47</b>
7.1	Suunnitellun ohjausalustan soveltuvuus tutkimuskäyttöön . . . . .	47
7.2	Suunnitellun ohjausalustan soveltuvuus opetuskäyttöön . . . . .	49
<b>8</b>	<b>Yhteenveto</b>	<b>52</b>

## Lyhenteet

A/D	(Analog-to-Digital) analogi-digitiaalimuunnos
ADC	(Analog-to-Digital Converter) analogi-digitiaalimuunnin
ARM	(Advanced Risc Machine) mikroprosessoriytimiä suunniteleva yritys; mikroprosessoriarkkitehtuuri
AVR	Atmel yrityksen valmistama 8-bittinen mikrokontrollerituoteperhe
BGA	(Ball Grid Array) mikropiirien kotelotyyppi
CLB	(Configurable Logic Block) FPGA-piireissä käytetyistä logiikkaelementeistä käytetty nimitys
Cortex-M	ARM-prosessoriytimeen perustuva mikrokontrolleriperhe
CPLD	(Complex Programmable Logic Device) Ohjelmoitava logiikkapiiri
DC	(Direct Current) tasavirta, tasajännite
DDR SDRAM	(Dual Data Rate Synchronous Dynamic Random-Access Memory) muistityyppi
DSP	(Digital Signal Processor) digitaalinen signaaliprosessori
dSpace	(dSPACE GmbH, digital signal processing and control engineering) elektronisia kontrolliyksiköitä ja työkaluja valmistava yritys
Flash	Muistipiiriteknologia
FPGA	(Field Programmable Gate Array) (kenttä)ohjelmoitava logiikkapiiri
FSMC	(Flexible Static Memory Controller) ST:n toteutus ulkoisesta muistiväylästä
GCC	(GNU Compiler Collection) avoimen lähdekoodin kääntäjä
HR-PWM	(High-Resolution Pulse Width Modulation) korkeatarkkuuksinen pulssinleveysmodulaatio
$I^2C$ , I2C	(inter-integrated circuit) sarjamoiton tiedonsiirtoväylä
I/O	(input/output) Tulo- ja lähtöpinni tai -signaali
JTAG	(Joint Test Action Group) yleisesti käytetty ohjelmointi- ja vianselvitysrajapinta elektroniikkalaitteissa

LAB	(Logic Array Block) FPGA-piireissä käytetyistä logiikkaelementeistä käytetty nimitys
LCD	(Liquid-crystal display) näyttötekniologia
LED	(Light Emitting Diode) valodiode
LQFP	(Low Profile Quad Flat Package) mikropiirien kotelotyyppi
MHz	(megahertz) miljoona hertsiä; usein käytetty ilmaisemaan suorittimien kelloaajuutta
NXP	puolijohdevalmistaja (entinen Philips)
PROM	(Programmable Read Only Memory) ohjelmoitava muistipiiri
PWM	(Pulse Width Modulation) pulssinleveysmodulaatio
RAM	(Random Access Memory) muistityyppi, yleensä käytetty suorittimien käyttömuistina
SD	(Secure Digital) muistikorttityyppi
SPI	(Serial Peripheral Interface) sarjamuotoinen oheislaiteväylä
SRAM	(Static Random Access Memory) muistityyppi, yleisesti käytetty mikrokontrollerien käyttömuistina
ST	STMicroelectronics, puolijohdevalmistaja
STM32	ST:n valmistama mikrokontrollerituotemallisto
TI	Texas Instruments, puolijohdevalmistaja
TQFP	(Thin Quad Flat Package) mikropiirien kotelotyyppi
USB	(Universal Serial Bus) yleisesti käytetty sarjamuotoinen tiedonsiirtoväylä
Xilinx	Puolijohdevalmistaja, valmistaa muunmuassa CPLD- ja FPGA-piirejä
XINTF	(External Interface) TI:n toteutus ulkoisesta muistiväylästä
$\mu$ C/OS-II	Sulautettuihin järjestelmiin tarkoitettu kaupallinen reaaliaikakäyttöjärjestelmä

## **Alkusanat**

Tämä diplomityö on tehty osana LUT-Yliopiston polttokennohanketta. Työn motivaatio on rakentaa LUT-Yliopiston tutkimushankkeissa rakennettavien, erityisesti tehoelektroniikkaan keskittyvien laitteiden ohjaamiseen soveltuva yleiskäyttöinen ohjausalusta/prosessorilevy.

Haluan kiittää erityisesti Pertti Silventoista mahdollisuudesta osallistua kyseiseen projektiin. Kiitokset myös työni ohjaajina toimineille Tomi Riipiselle ja Jani Hiltuselle ja työn toisena tarkastajana toimineelle Mikko Kuismalle arvokkaasta palautteesta ja neuvoista. Lisäksi haluan kiittää vanhempiani ja ystäviäni tuesta ja kannustuksesta.

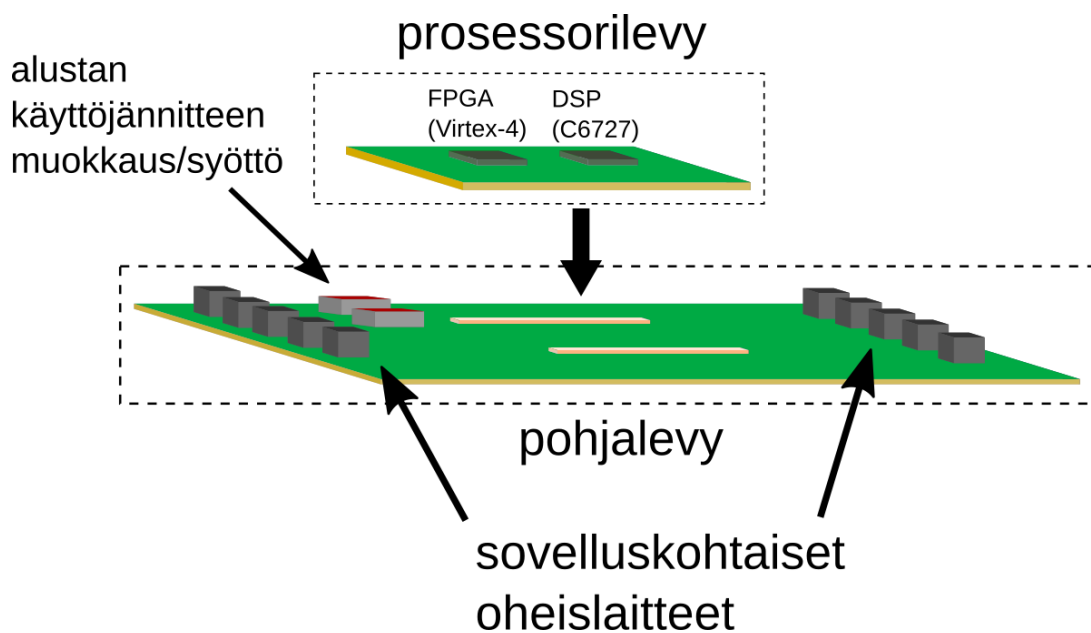
Lappeenrannassa, 29.11.2019

Matti Ruohonen

# 1 Johdanto

LUT-Yliopiston sähkötekniikan tutkimusprojekteissa on ollut käytössä alunperin aktiivimagneettilaakerien tutkimukseen kehitetty ohjausalusta. Kyseistä ohjausalustaa käytetään pääasiassa erilaisten tehoelektronikkalaitteiden ohjaukseen. Tehoelektronikalla tässä tarkoitetaan muunmuassa laitteita, joiden tarkoituksena on muokata sähköenergiaa, esimerkiksi muunnos eri jännitetasojen välillä, muunnos tasa- ja vaihtojännitteen välillä tai sähkömoottorien ohjaaminen. Konkreettinen esimerkki tästä on muunnos polttokennon tuottamasta noin 50 voltin tasajännitteestä verkkoon syötettäväksi huomattavasti korkeammaksi jännitetasoksi (noin 660 voltia DC-välipiirissä).

Nykyinen ohjausalusta koostuu pääpiirteissään kahdesta erillisestä osasta: prosessorilevystä ja sovelluskohtaisesta pohjalevystä. Kuvassa 1 on esitetty nykyisen olemassa olevan ohjausalustan yleinen rakenne.



Kuva 1: Nykyisen ohjausalustan yleisrakenne

Ohjausalustan ensimmäinen osa on erillinen prosessorilevy, joka sisältää merkittävimpiä osina DSP:n (digitaalinen signaaliprosessori) sekä FPGA:n (ohjelmoitava logiikkapiiri), joiden avulla tutkimuskohteen laitteiston säätö- ja ohjausalgoritmeja suoritetaan. Prosessorilevy liitetään alustan toiseen osaan, erilliseen pohjalevyyn, joka sisältää alustan jännitteensyöttökomponentit sekä sovelluskohteissa tarvittavat ulkoiset oheislaitteet, kuten esimerkiksi optiset lähtösignaalit tehoelektronikkalaitteiston ohjaamiseksi ja analogiset tulot (analogi-digitaalimuuntimet) laitteiston oloarvojen mittaamiseksi. Pohjalevy on sovelluskohtainen, eli siitä voidaan suunnitella ja valmistaa erilaisia versioita kunkin sovelluskohteen tarpeiden mukaan.



Nykyisen alustan hankintahinta on tuhansia euroja yhtä ohjausalustaa kohden. Tästä syystä sen rinnalle ja mahdollisesti asteittain korvaajaksi haluttiin kehittää uusi, huomattavasti edullisempi ohjausalusta. Nykyisen ohjausalustan hintaa nostaa huomattavasti muunmuassa siinä käytetty Xilinx:n Virtex-4 tuoteperheen FPGA. Kyseinen Virtex-4 mallisto on kirjoitushetkellä jo myös melko vanha, ja Virtex-malliston erityisominaisuuksia ei tehoelektroniikkaan keskittyvissä tutkimusprojekteissa käytetä lainkaan. Kyseinen FPGA-malli maksaa kirjoitushetkellä (2019-11-29) Digi-Key:n hinnastossa verottomana noin 570–1200 euroa riippuen nopeus- ja lämpötilaluokituksesta ja Mouser Electronics:n hinnastossa alkaen 683 euroa. Viime vuosien FPGA-piirien nopean kehityksen johdosta nykyään on saatavilla huomattavasti suorituskykyisempiä, enemmän resursseja tarjoavia ja silti halvempia FPGA-malleja kuin nykyisellä alustalla käytetty Virtex-4 [7]. Virtex-4 FPGA:n voi hyvin korvata esimerkiksi jollakin Spartan-6 tai Spartan-7 perheen mallilla, jotka ovat huomattavasti halvempia ja jotka tämän ohjausalustan käyttökoh-teissa toimivat yhtäläisesti.

Lisäksi nykyisen ohjausalustan prosessorilevyllä käytetty Texas Instrumentsin valmistama C6000-sarjan TMS320C6727-mallinen DSP (Digital Signal Processor) vaatii noin 1500 euroa maksavan JTAG-emulaattorin (Joint Test Action Group) kyseisen DSP:n ohjelmointia ja vianselvitystä varten. Lisäksi kyseisen JTAG-emulaattorin kanssa toimiva versio Code Composer Studio-kehitysympäristöstä maksaa satoja euroja per lisenssi. Hinnoista johtuen käytössä olevien laitteiden määrä LUT-Yliopistolla on ollut varsin rajallinen, eikä kyseinen alusta näistä systä johtuen myöskään sovellu hyvin henkilökohtaiseen käyttöön tai opiskelijoiden käyttöön.

Edellämainittuihin ongelmiin haettiin ratkaisuksi uutta ohjausalustaa. Uuden ohjausalustan tulisi ensisijaisesti soveltua hyvin LUT-Yliopistolla tehtäviin erityisesti tehoelektroniikkaan keskittyviin tutkimusprojekteihin. Alustalle asetettuja tarkempia vaatimuksia käydään läpi kappaleessa 2. Uuden alustan tulisi siis olla huomattavasti edullisempi hankkia tai tuottaa kuin nykyinen ohjausalusta. Edullisuus tarkoittaa tässä sekä itse prosessorilevyn ja sen pohjalevyn hankintai-tai tuotantohintaa, että alustan käyttämiseen tarvittavien ohjelmistojen ja ohjelmointilaitteiden kuten JTAG-adapterin hankintahintaa.

Mikäli mahdollista, olisi suotuisaa, jos uutta ohjausalustaa voitaisiin käyttää myös LUT-Yliopiston mikrokontrollereihin keskittyvillä kurseilla sekä piirisuunnitteluun (FPGA) keskittyvillä kurseilla opetuskäyttöön. Tästä syystä työssä tarkastellaan toissijaisena käyttökohteena mikäli uusi ohjausalusta soveltuisi myös opetuskäyttöön kappaleessa 2.2 esitettyjen opetuskäytön vaatimusten valossa, vai eroavatko tutkimuskäytön ja opetuskäytön vaatimukset liikaa, jotta samaa ohjausalustaa voisi käyttää kummassakin käyttökohteessa ilman liian suuria kompromisseja tai rajoitteita.

## 2 Ohjausalustalle asetetut vaatimukset

Uuden ohjausalustan lähtökohta on, että sen tulisi tarjota pääosin samat liitännät ja oheislaitteet sekä laskentakapasiteetin kuin nykyinen ohjausalusta. Uuden ohjausalustan tarkempia ominaisuuksia ja vaatimuksia selvitettiin kysymällä työn alkuvaiheessa LUT-Yliopiston tehoelektronikan ohjaukseen liittyvissä tutkimusprojekteissa työskenteleviltä henkilöiltä sekä mikroprosessorien ja piirisuunnittelun opetuksen vastuuhenkilöiltä vaatimuksia ja toiveita uudelle ohjausalustalle. Kaikkiaan tutkimusprojektien puolelta kysymyksiin vastasi noin viisi henkilöä, ja opetuksen puolelta kaksi henkilöä. Saaduista vastauksista koottiin seuraavissa kappaleissa esitetyt listat.

### 2.1 Ohjausalustalle asetetut vaatimukset tutkimuskäytössä

LUT-Yliopiston tehoelektronikkaan liittyvissä tutkimusprojekteissa työskennelleiltä ja tämän työn puitteissa esitettyihin kysymyksiin alustan vaatimuksista vastanneilta henkilöiltä koottiin alla esitetty lista vaatimuksista ja toiveista. Uuden ohjausalustan tulisi toteuttaa nämä vaatimukset tai ne olisivat ainakin hyödyllisiä alustassa, jotta alusta soveltuisi hyvin LUT-Yliopiston tehoelektronikkaan keskittyviin tutkimusprojekteihin. Eri henkilöiden vaatimukset ja tottumukset luonnollisesti eroavat jonkin verran toisistaan ja osa listassa esitetyistä vaatimuksista saattavat olla ristiriidassa keskenään.

- Liukulukulaskentaan kykenevä ja riittävän suurella kellotaajuudella (vähintään noin 150 MHz) toimiva, vähintään 32-bittinen mikrokontrolleri tai DSP
- Moottorin ohjaukseen tarkoitettuja PWM-lähtöjä mikrokontrollerissa, vähintään noin 6–12 kappaletta
- Riittävästi A/D-muuntimia suoraan mikrokontrollerissa, vähintään noin 10 kappaletta
- Joissain sovelluksissa on tietyistä mikrokontrollerimalleista löytyvä HR-PWM (High Resolution Pulse Width Modulation) hyödyllinen, mutta ei vaatimus
- Reaaliaikakäyttöjärjestelmä saatavilla mikrokontrollerille, mieluiten ilmainen kuten FreeRTOS
- Riittävästi logiikaresursseja ja I/O-signaaleja eli tuloja sekä lähtöjä tarjoava FPGA-piiri (mahdollistaa muunmuassa monipuolisten modulaattorien toteuttamisen), lähtökohtana noin nykyisen alustan FPGA:ta vastaava määrä resursseja
- FPGA näkyy mikrokontrollerille muistiavaruuden osana (ulkoinen muistiväylä)

- Mikrokontrollerin kaikki digitaalinen I/O reititetty sekä FPGA:lle, että ulkoisille liittimille
- FPGA:n mikrokontrollerille vietyihin I/O-signaaleihin päästävä käsiksi myös ulkoisesti
- Mahdollisuus keskeytyksiin mikrokontrollerin ja FPGA:n välillä
- FPGA ja sen ohjelmamuistipiiri on oltava erikseen näkyvissä samassa JTAG-ketjussa, jolloin kehitettäessä ei tarvitse ohjelmoida muistipiirille
- JTAG-liitännät sekä FPGA:lle että mikrokontrollerille riippumatta siitä, onko mikrokontrollerille toteutettu emulaattori myös suoraan piirilevyllä
- FPGA:lle ja mikrokontrollerille oltava ilmaiset tai edulliset JTAG-adapterit sekä kehitys-ohjelmistot
- Helppokäyttöinen vianselvitys (debuggaus) ohjelmistotyökaluissa

Proessorilevyllä halutaan sekä mikrokontrolleri (tai DSP) että FPGA. Mikrokontrollerille on usein nopeampaa ja helpompaa kehittää ohjelmia korkeamman tason ohjelmointikielien ansiosta, joka on erittäin hyödyllistä tutkimuskäytössä nopean prototyyppien toteuttamisen ja testaamisen ja eri ratkaisujen kokeilun takia. Lisäksi mikäli lopullinen käyttökohde toteutetaan mikrokontrollerin pohjalta, voidaan tutkimuksessa kehitetty ohjelma tällöin mahdollisesti siirtää jokseenkin helposti tuotantolaitteelle. FPGA puolestaan mahdollistaa esimerkiksi joustavan modulaattorien tai muun rinnakkain suoritettavan logiikan toteuttamisen esimerkiksi monitasokonverttereihin tai muihin hakkureihin, joka olisi liian hidasta toteuttaa mikrokontrollerilla.

Mikrokontrolleri ja FPGA on myös saatava helposti kommunikoimaan keskenään, ja yksi tapa toteuttaa tämä on kytkeä FPGA osaksi mikrokontrollerin muistiavaruutta, hyödyntäen useista mikrokontrollereista löytyvää ulkoista muistiväylää. Tällä toteutuksella FPGA ja kontrolleri saadaan helposti siirtämään tietoa jopa varsin suurella nopeudella, ilman että siitä aiheutuu mikrokontrollerin puolella suunnattomasti lisäkuormaa suorittimelle [6]. Tämän tyyppinen toteutus on käytössä myös nykyisellä ohjausalustalla.

Koska ohjausalustan halutaan olevan mahdollisimman yleiskäyttöinen ja joustava, tulisi sen olla myös mahdollisimman suorituskykyinen, jotta suorituskykyongelmat eivät tulisi usein rajoitteeksi käyttökohteissa. Tämän takia mikrokontrollerin on oltava vähintään 32-bittinen, sekä sen on kyettävä laitteistotason liukulukulaskentaan. Kellotaajuuden olisi oltava vähintään noin 150 MHz:n luokkaa. Vanhan ohjausalustan DSP:n kellotaajuus on 300 MHz, joten mitä lähemmäs tätä päästäisiin, sen parempi. Riittävä suorituskyky on tärkeää, jotta mikrokontrolleri kykenee suorittamaan vaadittavat säätöalgoritmit ja muut laskutoimitukset ja logiikan riittävän nopeasti, eikä laskutoimituksia tarvitse esimerkiksi emuloida ohjelmatasolla laitteiston rajoitteiden, kuten puuttuvan liukulukuyksikön tai liian pienen sananpituuden takia.

Lisäksi FPGA:n tulisi sisältää riittävästi ohjelmoitavia logiikkaosia, joten aivan pienimmän ja halvimman pään malleja ei tulisi käyttää. Vanhalla ohjausalustalla käytetty XC4VSX35-mallinen Virtex-4 perheen FPGA sisältää (valmistajan termein) 3840 LAB/CLB yksikköä ja 34560 logiikkaelementtiä/solua, joten vastaavaa logiikkaresurssimäärää voidaan pitää ohjearvona.

Yleiskäyttöisyyden takeeksi ohjausalustan tulisi myös sisältää riittävästi I/O- eli tulo- ja lähtöpinnejä sekä FPGA:lta että mikrokontrollerilta. Mikä on riittävä määrä I/O-signaaleja uudelle alustalle ei ole kovin hyvin määritelty käsite, mutta ohjearvona voidaan lähteä siitä, että uudessa alustassa olisi jotakuinkin vanhaa alustaa vastaava määrä resursseja, ja siis myöskin I/O-signaaleja. Nykyisen ohjausalustan prosessorilevyn liittimissä on käytettävissä noin 330 FPGA:n I/O-signaalia, mutta ei lainkaan DSP:n signaaleja. Usein huomattavasti eniten I/O-signaaleja kuluu rinnakkaismuotoisten tiedonsiirtoväylien toteuttamiseen, ja vanhan alustan Pote-projektin pohjalevyllä tämä tapahtui dSpace-kommunikaatiöväylien toteuttamiseen. Jos kyseisiä väyliä ei tarvita, niin tarvittavien ulkoisten I/O-signaalien määrä putoaa monissa tapauksissa joihinkin kymmeneen. Kyseiset I/O-signaalit tulisi myös reitittää mahdollisimman joustavasti, joka tarkoittaa esimerkiksi sitä, että mikrokontrollerin digitaaliset I/O-signaalit olisi vietävä sekä FPGA:lle, että myös prosessorilevyn ulkoisille liittimille. Tällöin niitä voidaan tarvittaessa hyödyntää erinäisten signaalien tai keskeytysten toteuttamiseen mikrokontrollerin ja FPGA:n välillä, tai niitä voidaan käyttää ulkoisten laitteiden ohjaamiseen joko mikrokontrollerilta tai FPGA:lta.

Vaadittavien mittaustietojen saamiseksi ulkoisilta laitteilta mikrokontrollerin tulisi sisältää jonkin verran A/D-muuntimia (Analog to Digital Converter). Mikrokontrollerilla suoraan sijaitsevien A/D-muuntimien lisäksi tarvittaessa lisää ulkoisia A/D-muuntimia voidaan myös sijoittaa pohjalevyllä, ja näitä voidaan lukea joko FPGA:n tai mikrokontrollerin digitaalisten väylien välityksellä. Täten mikrokontrollerin sisäiset A/D-muuntimet eivät ole täysin välttämättömiä, ja vanhalla ohjausalustallakaan ei ole lainkaan DSP:n sisäisiä A/D-muuntimia käytössä. Mutta yleiskäyttöisyyttä parantamaan olisi suotavaa jos mikrokontrollerilla olisi ainakin noin 10 kappaletta A/D-tuloja.

Moottorinohjaussovelluksissa ja muissa tehoelektroniikan ohjaussovelluksissa olisi mikrokontrollerilla oltava riittävästi PWM-ajastinlähtöjä. Mikä on riittävästi, riippuu jälleen paljolti käyttökohteesta, mutta esimerkiksi 12 PWM-lähtöä sallisi kahden kolmivaiheisen H-sillan ohjaamisen. Kyseisissä käyttökohteissa olisi suotuisaa, mikäli mikrokontrolleri sisältää myös HR-PWM-kykyisiä (High Resolution Pulse Width Modulation) eli korkeataajuuksisia pulssinleveysmodulaattoreita. HR-PWM:n avulla saadaan tuotettua aikatasossa tarkempaa lähtösignaalia, joka sallii esimerkiksi PWM-kytkentätaajuuden kasvattamisen, joka taas sallii suuremman

tehotiheyden laitteistossa ja fyysisesti pienempien komponenttien kuten kelojen käyttämisen [2]. HR-PWM ei ole kuitenkaan toiminnan kannalta täysin välttämätön ominaisuus.

Kehitystyötä helpottamaan ja nopeuttamaan, sekä laitteen korjausvälejä tai elinikää pidentämään, tulisi ohjausalustan FPGA, mikrokontrolleri, sekä ulkoiset ohjelmamuistipiirit olla kaikki erikseen näkyvissä JTAG-ketjussa. Tällöin voidaan ohjelmakehitystä tehtäessä ohjelmoida FPGA-piiri suoraan, eikä ohjelmaa tarvitse kirjoittaa joka kerta ulkoiselle Flash-muistipiirille. Tämä pidentää muistipiirin elinikää, koska Flash-muistit kestävät vain rajatun määrän kirjoituskertoja [3]. Lisäksi se nopeuttaa ohjelmointisykliä hieman, kun ohjelmaa ei tarvitse ensin kirjoittaa ulkoiselle muistipiirille, ja ohjausalustaa sen jälkeen käynnistää uudelleen jotta FPGA lukisi ohjelman tuolta muistipiiriltä, joten turhan odottelun määrä vähenee kehitystyössä. Lisäksi vianselvitystä ("debuggausta") varten tulisi FPGA:n ja mikrokontrollerin ehdottomasti oltava näkyvissä JTAG-ketjussa, jotta voidaan käyttää vianselvitystyökaluja ("debugger") ja esimerkiksi asettaa mikrokontrollerin ohjelmaan keskeytyspisteitä sekä lukea kontrollerin muistia.

Jo ohjausalustan alkuperäisiin vaatimuksiin ja suunnittelukriteereihin lukeutuu edullinen tuotantohinta sekä edulliset tai ilmaiset tarvittavat ohjelmointilaitteet ja ohjelmistot, ja sama edullinen hinta sekä alustalle että vaadittaville oheislaitteille ja ohjelmistoille tulivat esille myös ohjausalustan vaatimuksia ja toiveita esittäneiltä henkilöiltä.

## 2.2 Ohjausalustalle asetetut vaatimukset opetuskäytössä

Opetuskäytössä alustan vaatimukset eroavat varsin suurelta osin tehoelektroniikkaan keskittyvien tutkimusprojektien ohjausalustan vaatimuksista. Opetuskäytössä alustalle esitettyjä vaatimuksia ja toiveita olivat seuraavassa listatut:

- Halpa hankinta- tai tuotantohinta
- Yksinkertainen ja helppokäyttöinen mikrokontrolleri (aloittelijaystävällinen)
- Hyvät liitynnät, kuten PWM-lähdöt, näppäimiä, LED-valoja, A/D-tuloja, näyttöliitäntä, sarjaportti, yleiskäyttöisiä digitaalisia lähtöjä ja tuloja
- Liityntöjen oltava helppokäyttöisiä ja modulaarisia, esimerkiksi lattakaapelilla piikkiriimaan liittyminen
- Reaaliaikakäyttöjärjestelmän saatavuus (opetuksessa käytössä  $\mu C/OS-II$ )
- Piirisuunnittelussa FPGA:n vaatimuksina riittävästi tuloja ja lähtöjä käytettävissä (vähintään noin 50)

- Helppokäyttöinen vianselvitys (debuggaus) ohjelmistotyökaluissa

Opetuskäyttöön soveltuvan alustan tärkeimpiin ominaisuuksiin lukeutuvat edullinen tuotanto- tai hankintahinta, jotta alustaa voidaan hankkia LUT-Yliopistolle riittävässä määrin opiskelijoiden käyttöön. Riittävä määrä tarkoittaa käytännössä sitä, että alustoja olisi oltava esimerkiksi sulautettuihin järjestelmiin keskittyvällä kurssilla käytettävissä ainakin niin monta, että pienten 2–4 hengen ryhmien käyttöön riittää kullekin yksi alusta, tai tarvittaessa alustoja olisi aina jopa yksittäisten opiskelijoiden käyttöön asti.

Toinen tärkeä ominaisuus on alustan ja mikrokontrollerin yksinkertaisuus ja helppokäyttöisyys. Helppokäyttöisyys on tärkeää, jotta myös ensimmäistä kertaa mikrokontrollerien kanssa tekemisiin tulevat opiskelijat oppivat ja ymmärtävät nopeasti alustan toiminnan ja kytkennät, sekä mikrokontrollerin pääpiirteiset toimintaperiaatteet. Täten alustalla olisi oltava myös yksinkertaiset liitynnät oheislaitteille, kuten lattakaapelilla liitettävä näyttö tai näppäimistö, ellei niitä ole jo suoraan piirikortilla ja myös helppo liitettävyyys tietokoneeseen sarjaportilla tai USB-väylällä. Lisäksi esimerkiksi A/D-muuntimien tuloihin on oltava helposti liityttävissä opetuksessa käytettävistä muista oheislaitteista kuten lämpö- tai valoantureista, sekä PWM-lähtöihin on oltava helposti kytkettävissä ulkoiset laitteet joita niillä on tarkoitus ohjata, kuten LED-valot tai pienet moottorit tai puhaltimet.

Reaaliaikakäyttöjärjestelmiä käsittelevän kurssin kannalta alustalle on oltava saatavilla reaaliaikakäyttöjärjestelmä. Piirisuunnittelun kannalta FPGA:lta ulos on oltava käytettävissä riittävästi I/O-signaaleja käytettyjen oheislaitteiden kytkemiseksi. Tarkka määrä riippuu käytetyistä oheislaitteista, mutta lähtökohtana voidaan pitää vähintään noin 50 signaalia. Tutkimuskäytön alustalta niitä vaaditaan lähtökohtaisesti huomattavasti enemmän, joten tämä kriteeri alustalla täyttyy sitä kautta.

Ohjelmistotyökalujen helppokäyttöisyys on varsin subjektiivinen asia, mutta lähtökohtaisesti ohjelmistoista tulisi löytyä ainakin helppo ohjelman kääntö ja lähetys alustalle sekä mahdollisuus lisätä ohjelmaan keskeytyspisteitä (breakpoint) sekä tarkastella muuttujien ja rekisterien arvoja keskeytyspisteissä.

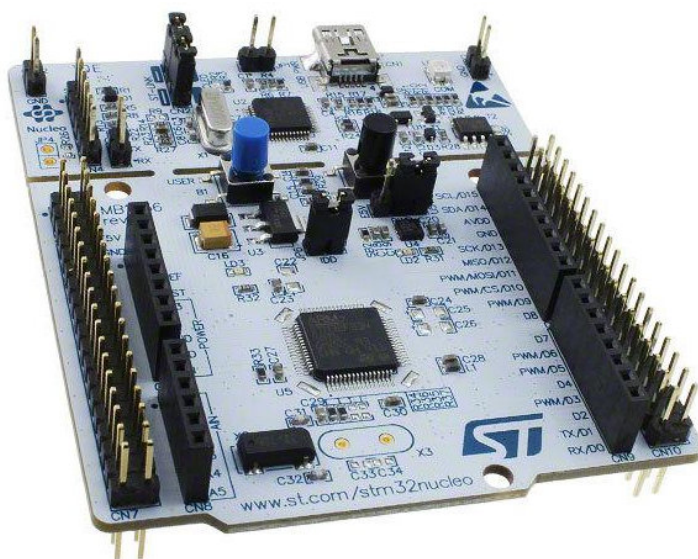
### **2.3 Vaatimuksiin soveltuvat valmiit kaupalliset ratkaisut**

Alustalle asetettujen vaatimusten perusteella selvitettiin pikaisesti markkinoilta löytyviä valmiita ratkaisuja sekä komponentteja. Tarkoituksena oli selvittää mikäli uutta ohjausalustaa on tarpeen suunnitella kokonaan puhtaalta pöydältä, vai olisiko siihen hyvin soveltuvia ratkaisuja

saatavilla valmiina.

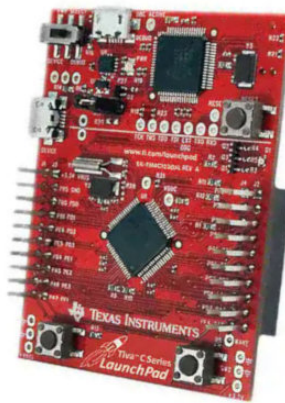
Markkinoilta löytyy kaikenkaikkiaan satoja ellei tuhansia valmiita kehitysalustoja mikrokontrollereille, DSP:ille ja FPGA-piireille. Merkittävä osa valmiista kehitysalustoista on tietyn FPGA-piirin tai tietyn DSP- tai mikrokontrollerimallin evaluointialustoja tai yksinkertaisia harrastajille tarkoitettuja kehitysalustoja. Nämä yksinkertaiset evaluointialustat on usein tarkoitettu nimenomaan kyseisen mikrokontrollerin tai FPGA-mallin käytön opetteluun ja ohjelmistokehitysalustaksi. Näissä evaluointialustoissa on usein kyseisen mikrokontrollerin tai FPGA:n lisäksi joitakin peruskomponentteja kuten muutama näppäin, muutamia LED-valoja, ehkä joitakin 7-segmentinäyttöjä, USB-liitäntä, toisinaan LCD-näyttö ja esimerkiksi ääniliitäntä. Ulkoista laajennusta varten niissä on melko usein esimerkiksi kaksi piikkirimaliitintä piirilevyn reunoilla.

Pelkästään mikrokontrollerin sisältäviä alustoja on ainakin satoja erilaisia ja eri tarkoituksiin. Mikrokontrollereja valmistavilla yrityksillä on evaluointi- ja kehitysalustoja omille mikrokontrollerimallistoilleen, esimerkiksi ST Microelectronics:n Discovery alustat sekä STM32-Nucleo alustat STM32-mikrokontrollereille (kuva 2), NXP:n LPCXpresso alustat ja Texas Instruments:n LaunchPad alustat (kuva 3). Näiden lisäksi kolmansien osapuolien kehitysalustoja on kymmeniltä eri valmistajilta, esimerkkeinä SparkFun, Adafruit, Segger, Mikroe, Seeed Studio, Olimex, DFRobot, NewAE ja niin edelleen.



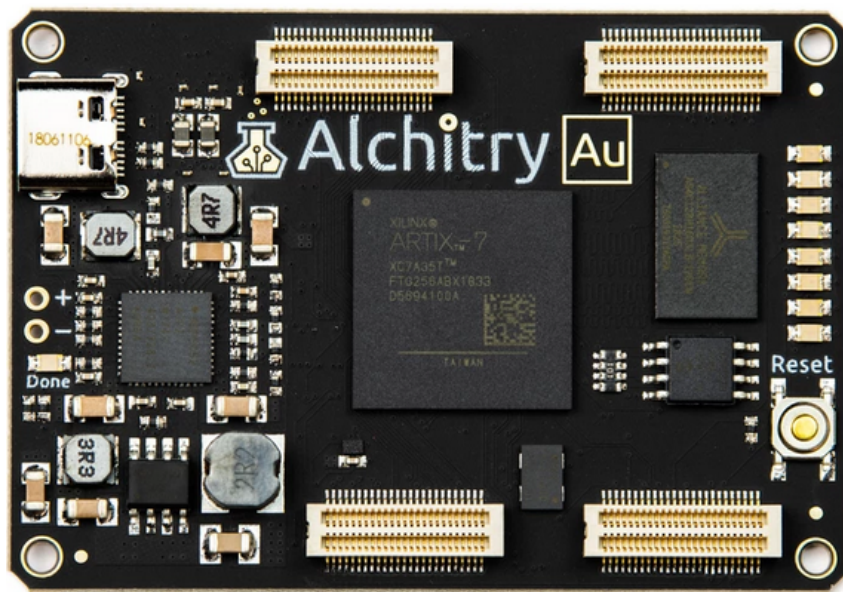
Kuva 2: ST:n NUCLEO-F334R8 alusta, jonka hinta on noin 10 euroa

Esimerkkejä kaupallisista ainoastaan FPGA:n sisältävistä alustoista ovat muunmuassa Digilentin myymät Basys, Arty, Genesys, Atlys, Nexys, Opus ja Spartan 3E Starter Board. Lisäksi esimerkiksi suoraan FPGA-valmistaja Xilinxin valikoimissa on evaluointi- ja kehitysalustoja eri FPGA-mallistoilleen. Digilentin tuotteiden hinnat vaihtelevat Cmod S6:n ja S7:n 69 dollarista Genesys 2 alustan 999,99 dollariin. Digilentin valikoimissa on muitakin, erikoistuneempia



Kuva 3: TI:n EK-TM4C123GXL LaunchPad alusta Tiva-sarjan Cortex-M4F mikrokontrollerilla, hinta noin 12 euroa

alustoja, joiden hinnat ulottuvat 1499 dollarista aina 6995 dollariin asti. Osassa näistä alustoista on hädintuskin lainkaan ulkoista I/O:ta, ja ne keskittyvät enimmäkseen suoraan alustalle kytkettyjen oheislaitteiden käyttämiseen. Sparkfun.com myy Spartan 3E Breakout and Development Board nimistä alustaa 99,95 dollarin hintaan. Se sisältää käytännössä vain Spartan 3E FPGA:n, jonka kaikki I/O-signaalit on reititetty levyn reunoille piikkirimoille, PROM-piirin FPGA:n ohjelman säilyttämiseen sekä jänniteregulaattorit. Haluttua uutta ohjausalustaa varten melko mielenkiintoiset tuotteet ovat Alchitry:n valmistamat Alchitry Au ja Alchitry Cu alustat. Näistä ensimmäisessä on Xilinxin Artix-7 FPGA ja jälkimmäisessä Lattice iCE40 HX FPGA. Kuvassa 4 on esitetty Alchitry Au alusta. Näissä alustoissa on lähes ainoastaan vain ulkoiset I/O-liittimet, joka on lähinnä mitä valmiilta kaupalliselta alustalta haettaisiin. Alchitry Au:ssa on 102 I/O-pinniä, ja Alchitry Cu:ssa 79. Alustojen hinnat ovat 100 ja 50 dollaria.



Kuva 4: Alchitry:n valmistama Alchitry Au FPGA-alusta

Yksinkertaisissa evaluointialustoissa varsin yleisesti käytetystä piikkirimaliitännästä johtuen



piirilevyn laajennusrajapinnassa on jokseenkin rajallinen määrä I/O-pinnejä käytettävissä, useimmiten vain joitakin kymmeniä. Kun halutaan toteuttaa uuden alustan vaatimuksissa lisätty FPGA ja mikrokontrolleri muistiväylällä yhteen kytkettyinä, tämä I/O-määrä ei usein olisi riittävästi edes pelkän muistiväylän toteuttamiseksi, ja toisaalta tällöin tarvittaisiin näitä yksinkertaisia evaluointialustoja jo kaksi erillistä alustaa yhteen kytkettyinä, jotta saadaan alustalle sekä mikrokontrolleri että FPGA. Täten nämä kaikkeista halvimmat ja yksinkertaisimmat yhden piirin evaluointialustat eivät ole soveltuva ratkaisu tutkimuksen käyttökohteisiin, joissa vaaditaan sekä mikrokontrolleri että FPGA.

Alustoja, joissa olisi sekä mikrokontrolleri tai DSP että FPGA löytyy huomattavasti vähemmän. Tämän työn pääasiallista käyttökohdetta eli tutkimuksen ohjausalustakäyttöä ajatellen niissä on monissa myöskin rajoitteena ulos reititettyjen I/O-signaalien eli tulojen ja lähtöjen määrä. Yksi valmistaja jolla on useita kyseisenlaisia tuotemalleja on Critical Link LLC, jonka MityDSP ja MitySOM mallistoissa on kussakin yli kymmenkunta erilaista mallia. Niissä suurimmassa osassa on käytetty joko ARM9 tai ARM Cortex-A sarjan ARM-suorittinta, joissa ei ole aivan Cortex-M eli mikrokontrollerisarjan malleja vastaavasti oheislaitteita kuten A/D-muuntimia ja PWM-lähtöjä. Osassa malleista puolestaan on Texas Instrumentsin C6000-sarjan DSP, jonka haittapuoli on johdannossa mainittu tarvittavien JTAG-emulaattorin ja kehitysohjelmiston hinta. Näiden ohjausalustojen yleisin liityntärajapinta ulospäin on kortin reunalle toteutettu DIMM-tyyppinen kortinreunaliitin, jossa on mallista riippuen enintään 200 pinniä, joista osa pitää käyttää käyttöjännitteille ja signaalien paluureiteille.

Osa näistä Critical Link:n valmistamista alustoista on ominaisuuksiensa puolesta muutoin hyvin varteenotettavia ratkaisuja ohjausalustan prosessorilevyksi, olettaen että I/O-signaalien määrä on riittävä. Esimerkiksi MityDSP-L138F malli sisältää XC6SLX45 mallisen Spartan-6 FPGA:n sekä TI:n kaksiytimisen OMAP-L138 suorittimen, jossa on ARM926EJ-S suoritin sekä C674x-sarjan DSP-ydin, ja se tarjoaa kortilta ulos 96 kpl FPGA:n I/O-pinnejä, sekä mikroprosessorilta muunmuassa joitakin HR-PWM-lähtöjä. Kyseinen alusta on esitetty kuvassa 5.

Kyseisen MityDSP-L138F prosessorilevyn veroton hinta Digi-Key:llä 2019-11-20 on kuitenkin 369 euroa. Digi-Keyn valikoimista löytyvä halvin Critical Link:n valmistama prosessorilevy, jossa on sekä ARM-suoritin että FPGA, on MitySOM-malliston 1808-FG-225-RC, joka maksaa 265 euroa. Täten sekään ei aivan täytä halvan hankintahinnan kriteeriä, joka olisi prosessorilevyn osalta noin 100–150 euroa riippuen FPGA:n ja mikrokontrollerin malleista ja resurssimääristä. Opetuskäyttöä varten alustan hankintahinta olisi hyvä olla alle 100 euron hintaluokassa. Jälkimmäistä mainittua 1808-FG-225-RC alustaa ei myöskään löydy kirjoitushetkellä suoraan varastosta ja sen valmistajan odotusaika (lead time) on 10 viikkoa.



Kuva 5: Critical Link LLC:n valmistama MityDSP-L138 prosessorilevy, jossa on ARM-suoritin sekä Spartan-6 FPGA

Kaupallisissa tuotteissa kyseenalaiseksi tulee myös kyseisen tuotteen aktiivinen elinikä, eli milloin se poistuu tuotannosta ja myynnistä uudempien tuotteiden tieltä. Mikäli uudemmat tuotelinjat eivät sisällä yhteensopivia liityntärajapintoja, eli liittimiä joilla prosessorilevy liitetään muihin piirilevyihin tai laitteisiin kuten tämän ohjausalustan tapauksessa pohjalevyyn, niin jouduttaisiin ohjausalustan pohjalevy suunnittelemaan ja toteuttamaan uudelleen, jos itse prosessorilevy vaihtuu eri tyyppiseen. Lisäksi ongelmana voi olla edellä mainittu saatavuus sillä hetkellä kun uudelle ohjausalustalle olisi tarvetta, sekä valmistajan lead time eli tilauksen odotusaika valmistajalta.

Edellä esitetyistä syistä päädyttiin uuden ohjausalustan prosessorilevy suunnittelemaan itse. Tällöin voidaan vapaasti valita käytetty mikrokontrolleri- ja FPGA-malli sekä levyille sijoitetut oheislaitteet, ja prosessorilevyn kytkennät voidaan toteuttaa alkuvaatimukset huomioiden. Lisäksi prosessorilevyn rajapinnassa voidaan käyttää liittimiä jotka tarjoavat enemmän signaaleja kuin mitkään edellä esitetyistä kaupallisista tuotteista. Pelkkien osien ja piirilevyjen valmistuskustannusten perusteella (laskematta mukaan suunnitteluun kuluva aika ja työtä, jotka kuuluvat osaksi tätä työtä) voidaan prosessorilevy myös toteuttaa halvemmalla kuin löydetty kaupalliset tuotteet. Lisäksi valmistamalla alusta itse voidaan olla varmoja sen saatavuudesta tulevaisuudessakin, sillä alusta sisältää vain yleisesti käytettyjä peruskomponentteja sekä yleisesti käytössä olevia mikrokontrolleri- sekä FPGA-malleja, ja lisäksi sen piirilevyjen valmistamiseen tarvittavat suunnittelutiedostot olisivat omasta takaa saatavilla.

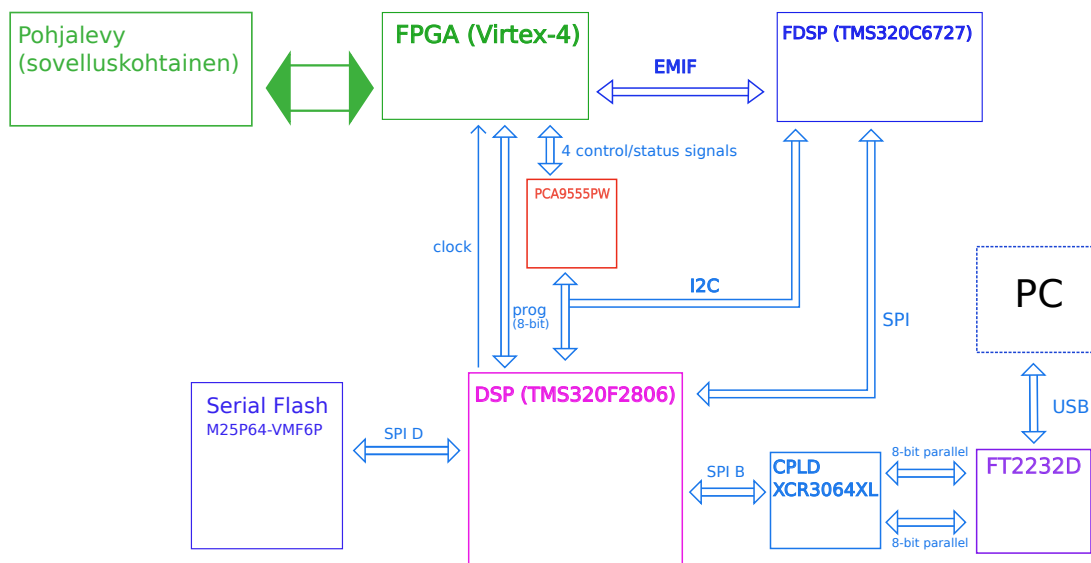
### 3 Ohjausalustan yleinen rakenne

Uudessa ohjausalustassa halutaan käyttää samankaltaista yleistä rakennetta kuin nykyisessä alustassa (johdannon kuva 1). Tämä tarkoittaa, että ohjausalustassa on erillinen pienehkö prosessorilevy, eli piirilevy, joka sisältää pääasiassa mikrokontrollerin ja FPGA:n sekä näiden tarvitsemat muistipiirit ja muut oheiskomponentit. Tämä prosessorilevy liitetään erilliseen pohjalevyyn, eli suurempikokoiseen piirilevyyn, joka sisältää muunmuassa ohjausalustan tarvitsemien käyttöjännitteiden tuottamiseen syöttöjännitteestä tarvittavat komponentit. Joko suoraan pohjalevyllä tai pohjalevyn kautta liitettynä ovat myös sovelluskohteessa tarvittavat ulkoiset oheislaitteet, kuten esimerkiksi optiset lähtösignaalit tehoelektronikkalaitteiston ohjaamiseksi sekä analogiset tulot laitteen oloarvojen mittaamiseksi. Pohjalevyn tai siihen liitettyjen oheispiirilevyjen konfiguraatiota muutetaan tarpeen mukaan eri käyttökohteisiin sopivaksi, prosessorilevyn pysyessä muuttumattomana.

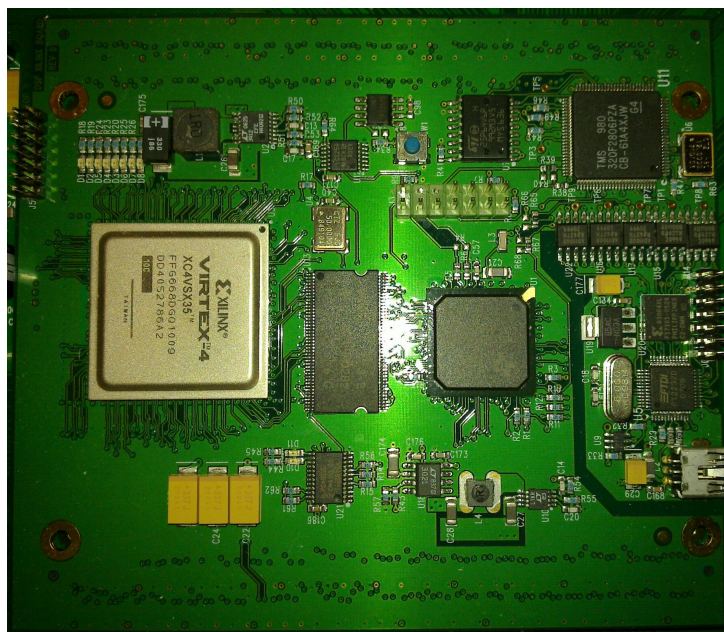
#### 3.1 Nykyisen ohjausalustan yleinen rakenne

Nykyisessä ohjausalustassa on kaksi erillistä piirilevyä. Ensimmäinen näistä on pienempi prosessorilevy, jossa on sovelluskohteen laitteiston ohjausohjelmiston suorittamista varten Xilinx:n valmistama Virtex-4 tuoteperheen FPGA ja TI:n valmistama TMS320C6727-mallinen DSP. Lisäksi prosessorilevyllä on levyn käynnistyksen yhteydessä DSP:lle ja FPGA:lle ohjelman lataava erillinen TI:n C2000-sarjan TMS320F2806 mikrokontrolleri, kahdeksan megatavun tallennuskapasiteetin Flash-muistipiiri FPGA:n ja DSP:n ohjelmakoodien säilyttämiseen, sekä USB-liitäntä ohjelmakoodien lataamiseksi tietokoneelta Flash-muistipiirille. Kuvassa 6 on esitetty nykyisen ohjausalustan prosessorilevyn tärkeimmät komponentit ja kytkennät ja kuvassa 7 itse prosessorilevy.

Nykyisen ohjausalustan toinen osa on erillinen isompi pohjalevy. LUT-Yliopiston polttokenojen tehonmuokkaukseen keskittyneessä Pote-projektissa käytetyllä pohjalevyllä (Kuva 8) on laitteen tarvitsemat teholähteet, kaksi ulkoista A/D-muunninta tulosignaalien vahvistimien ke-  
ra, 12 optolähetintä tehoelektronikan hilaohjaimien signaalointiin ja dSpace-liittimet sekä USB-liitäntä tietokoneen kanssa tapahtuvaa tiedonsiirtoa varten.



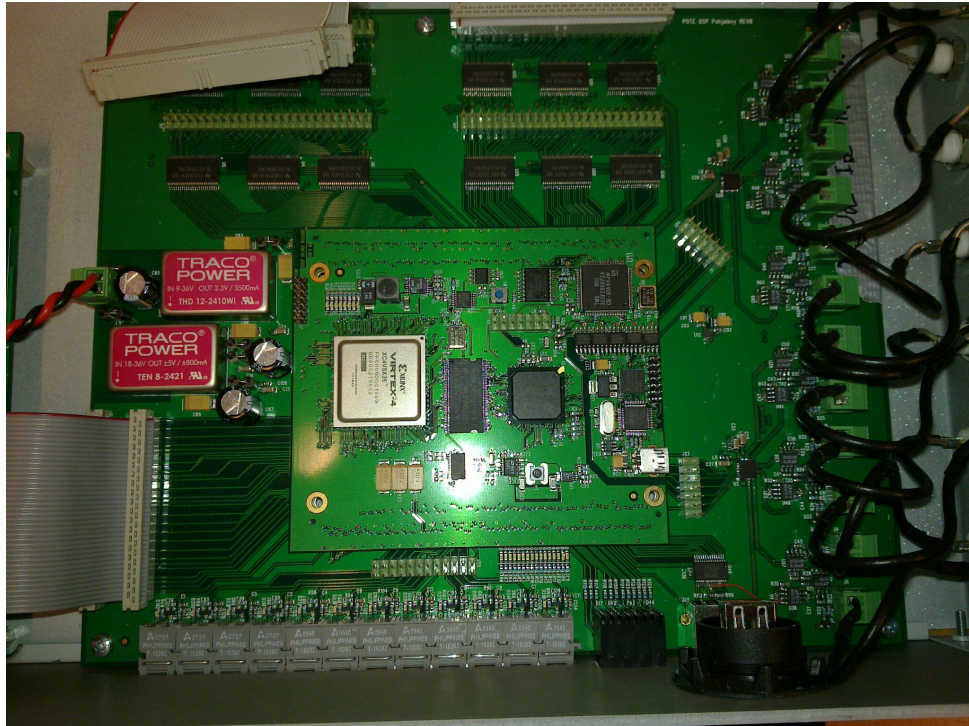
Kuva 6: Nykyisen ohjausalustan prosessorilevyn tärkeimmät komponentit ja kytkennät



Kuva 7: Nykyisen ohjausalustan prosessorilevy

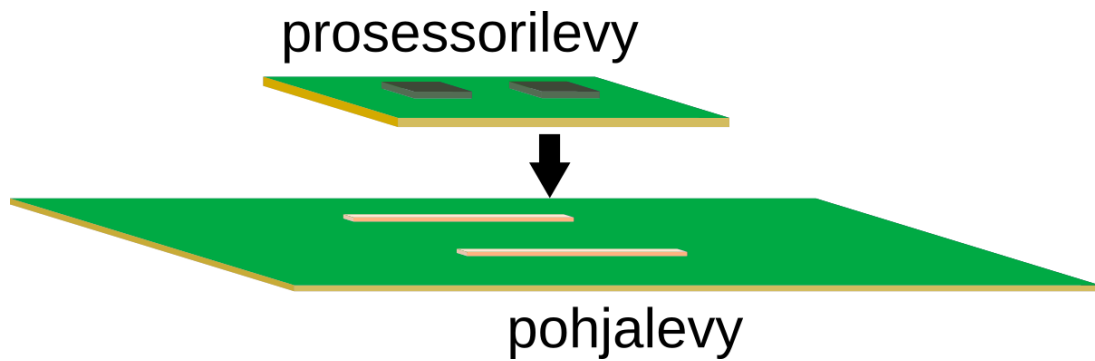
### 3.2 Uuden ohjausalustan yleinen rakenne

Uuden ohjausalustan yleiseksi rakenteeksi (Kuva 9) valittiin samankaltainen rakenne kuin nykyisessä ohjausalustassa. Ohjausalustaan suunnitellaan erillinen prosessorilevy, joka sisältää mikrokontrollerin ja FPGA:n sekä näiden tarvitsemat oheiskomponentit muunmuassa ohjelmointia varten. Prosessorilevy tulee sisältämään myös esimerkiksi USB-liitännät suoraan tietokoneelle kytkeytymistä varten sekä microSD-korttiliittimen, jotta prosessorilevy voi käyttökohteessaan tarvittaessa tallentaa mittaustietoa tai tapahtumatietoa myös paikallisesti ilman ulkoisia laitteita. Tätä tallennettua tietoa voidaan myöhemmin tarkastella tietokoneelta käsin laitteen



Kuva 8: Nykyinen olemassa oleva ohjausalusta prosessori- sekä pohjalevyineen

toiminnan seuraamiseksi ja varmistamiseksi.



Kuva 9: Uuden ohjausalustan yleisrakenne

Tämä muusta laitteistosta erillinen prosessorilevy on joustava tapa käyttää samaa prosessorilevyä useissa erilaisissa sovelluskohteissa, ilman että koko ohjausalusta pitäisi suunnitella ja valmistaa erikseen jokaista sovellusta varten. Prosessorilevy siis liitetään erilliseen sovelluskohdattaiseen pohjalevyyn, joka sisältää kussakin sovelluksessa tarvittavat liitännät ja oheislaitteet. Tästä pohjalevystä suunnitellaan työssä myös ainakin yksi perusversio, joka soveltuu ainakin osaan tutkimuskohteista ilman tarvittavia muutoksia tai lisäyksiä. Lähtökohdana uuden alustan oheislaitteet suunnitellaan vastaamaan nykyisen alustan pohjalevyn ominaisuuksia. Jos jossakin tutkimuskohteessa tarvitaan esimerkiksi enemmän optisia hilaohjeita ja täten optolähtettä, voidaan tällöin nuo lisäykset tehdä pohjalevyn perusversion pohjalle, eikä itse prosessorilevyä tarvitse muuttaa lainkaan. Myös pohjalevyn suunnittelu tai muokkaus olemassa olevan perus-

version suunnittelutiedostojen pohjalta on huomattavasti nopeampaa ja helpompaa kuin täysin puhtaalta pöydältä alkaen.

Tässä erillisen prosessorilevyn ja pohjalevyn rakenteessa on tärkeässä osassa prosessorilevyn ja pohjalevyn välinen liityntäraja, jonka tulee pysyä muuttumattomana, jos halutaan käyttää samaa prosessorilevyä eri pohjalevyn versioiden kanssa tai toisinpäin, eli eri prosessorilevyn versioita saman pohjalevyn kanssa. Tämän liityntärajan tulee sisältää riittävästi signaaleja (pinnejä) sekä FPGA:n että mikrokontrollerin kaikkien tarvittavien signaalien tuomiseksi prosessorilevyltä pohjalevylle ja lisäksi sen tulee sisältää riittävästi pinnejä sekä käyttöjännitteen viemiseksi pohjalevyltä prosessorilevylle, että riittävästi maapinnejä kaikkien signaalien paluureiteiksi. Signaalien paluureittien eli maapinnien riittävä määrä on tärkeää, jotta signaaleille ei muodostu liian suuria silmukoita tai yksittäisen pinnan virta ja täten Ohmin lain mukaan resistanssin funktiona jännitehäviö ei kasva liian suureksi. Signaalisilmukoiden minimoiminen on tärkeää alustan häiriösietoisuuden parantamiseksi sekä signaalien rakenteen säilyttämiseksi [1].

## 4 FPGA:n ja mikrokontrollerin valinta

Mikrokontrolleri- ja FPGA-tarjontaa kartoitettaessa kävi ilmi, että samoilla mikrokontrollerin ja erityisesti FPGA:n malleilla ei ole mahdollista tai ainakaan järkevää toteuttaa sekä yleiskäyttöiseksi tutkimuskäytön ohjausalustaksi soveltuvaa, että opetuskäyttöön soveltuvaa edullista alustaa. Tähän vaikuttaa merkittävästi se, mikäli tutkimuskäytön ohjausalustan FPGA-piirissä tarvitaan I/O-pinnejä sekä ohjelmoitavia logiikkaresursseja enemmän kuin halvimman pään LQFP-koteloiduissa FPGA-malleissa on tarjolla. Joihinkin käyttökohteisiin voisi riittää myös kyseisenlainen opetuskäyttöönkin soveltuva edullisemman pään LQFP-koteloitu FPGA-malli vähemmällä logiikkaresursseilla ja I/O-pinnimäärillä. Jos tutkimuskäyttökohteessa kuitenkin tarvitaan enemmän logiikkaresursseja tai I/O-pinnejä sisältävä malliston ylemmän pään (BGA-koteloitu) malli, niin nousee itse FPGA-piirin hintahaitari esimerkiksi Xilinx:n valmistamassa Spartan-6 tuoteperheessä halvimman pään mallien noin 15 eurosta keskiluokan mallien noin 50–150 euron luokkaan verottomana yksittäiskappaleena.

Tutkimuskäyttöön olisi hyödyllistä valita myös mikrokontrollerista suurimman muistimäärän sisältävä malli, jotta muistin määrä ei tule rajoitteeksi niin helposti. Mikrokontrollereissa mallien väliset erot, etenkin muistimäärän perusteella, eivät kuitenkaan ole yhtä suuret kuin FPGA-mallistojen hintaerot saman perheen sisällä. Mikrokontrollerien hintataso on muutoinkin halvimpien FPGA-mallien tasolla. Esimerkiksi ST:n valmistamien STM32F7-perheen Cortex-M7 mallien hintahaitari on noin 5–14 euroa verottomana yksittäiskappaleena (ks. Taulukko 1). Prosessorilevyyn soveltuvien ja valittujen piiriperheiden eri FPGA- ja mikrokontrollerimallien tarjoamia resursseja ja hintatasoja käydään pikaisesti läpi kappaleessa 4.3.

### 4.1 Soveltuvat mikrokontrolleriperheet

Markkinoilla on saatavilla kymmeniä erilaisia mikrokontrolleriarkkitehtuureja ja näiden pohjalle luotuja mikrokontrolleriperheitä. Koska suunniteltavan alustan halutaan olevan yleiskäyttöinen ja helppo lähestyä, ei mikrokontrolleriksi ensisijaisesti haluta vähemmän tunnettuja valmistajakohtaisia arkkitehtuureja, vaan joko erittäin yleisesti käytössä oleva tai LUT-Yliopiston tehoelektronikan tutkimusprojekteissa työskenteleville henkilöille entuudestaan tuttu arkkitehtuuri. Jälkimmäinen tarkoittaa tässä tapauksessa nykyisen ohjausalustan kautta TI:n valmistamia DSP- tai mikrokontrollerimalleja.

LUT-Yliopiston mikroprosessorien opetukseen keskittyvillä kursseilla on aiemmin käytetty Atmel:n valmistamia 8-bittisiä AVR-tuoteperheen mikrokontrollereita. Ne ovat varsin helppoja ja

yksinkertaisia oppia ja käyttää uusille käyttäjille. 8-bittiset AVR-kontrollerit ovat myös erittäin suosittuja harrastajien keskuudessa, ja niille on olemassa valtava määrä ohjelmakirjastoja, esimerkkikoodia ja projekteja. Mutta 8-bittisten kontrollerien suorituskyky on kuitenkin hyvin vaatimaton, ja monissa teollisuuden ja tutkimuksen sovelluksissa vaaditaan vähintään 32-bittinen mikrokontrolleri liukulukuyksikön kera. Lisäksi viime vuosien trendi on ollut kasvavassa määrin siirtyminen yksittäisistä komponenteista ja laitteista suurempiin ja monimutkaisempiin järjestelmiin ja ohjelmistokehitykseen [5]. Tämän vuoksi olisi hyödyllistä perehdyttää opiskelijat johonkin yleisesti käytössä olevaan moderniin ja suorituskykyiseen 32-bittiseen mikrokontrolleriarkkitehtuuriin ja mikrokontrolleri- tai DSP-malliin.

Markkinoilta löytyviä erittäin yleisesti käytettyjä 32-bittisiä mikrokontrollereita ovat esimerkiksi eri ARM-perheiden mikrokontrollerit. ARM-piireistä Cortex-M-perheiden piirit ovat mikrokontrolleriksi lukeutuvia ja ne sisältävät monipuolisesti oheislaitteita, kuten A/D-muuntimia (Analog to Digital Converter), ajastimia (timer), PWM-lähtöjä (Pulse Width Modulation), sarjaportteja, SPI-, I2C-, USB-, sekä muita kommunikaatioväyliä. Esimerkiksi tietyistä ST:n valmistamista STM32-perheen Cortex-M4 ja M7 mikrokontrollereista löytyy myös moottorin ohjaukseen tarkoitettuja HR-PWM tyyppisiä lähtöjä. Cortex-M tuoteperheen mikrokontrollerit ovat myös teollisuudessa erittäin yleisesti käytettyjä 32-bittisiä mikrokontrollereita, joiden markkinaosuus 32-bittisistä mikrokontrollereista on jopa 70 prosenttia [8], ja ne ovat myös harrastajien keskuudessa erittäin suosittuja ja yleisesti käytettyjä. 32-bittisen Cortex-M perheen mikrokontrollerien suorituskyky on myös huomattavasti parempi kuin 8-bittisten AVR-perheen kontrollerien, johtuen huomattavasti korkeammista maksimikellotaajuuksista, 32-bittisestä arkkitehtuurista ja muistiväylästä, jonkin verran laajemmasta käskykannasta, sekä mallista riippuen niiden mahdollisesti sisältämästä liukulukuyksiköstä.

ARM Cortex-M tuoteperheen Cortex-M0, M0+, M3, M4 ja M7 ovat eri suorituskykyluokkaan ja hintatasoihin sijoittuvia mikrokontrollerimalleja. Pienemmän pään (M0, M0+, M3) malleissa on suppeampi tuettu käskykanta, pienempi maksimikellotaajuus, sekä niistä puuttuu esimerkiksi liukulukuyksikkö. Näistä malleista vain M4 ja M7 malleissa on mahdollisuus liukulukuyksikköön ja DSP-käskyihin, joten ne ovat täten Cortex-M perheestä ainoat tutkimuskäyttöön suunniteltavaan ohjausalustaan soveltuvat mallit. Liukulukuyksikön sisältäviä malleja kutsutaan usein myös M4F ja M7F malleiksi selkeyden vuoksi.

Cortex-M mikrokontrollerien ohjelman kehityksen ja vianselvityksen ja testauksen voi halutesaan tehdä ilmaisilla, avoimen lähdekoodin kääntäjillä ja muilla ohjelmistoilla ja työkaluilla, samoin kuin AVR-mikrokontrollerien kanssa. JTAG-emulaattorin voi myös joko tehdä itse tai ostaa valmiina, ja valmiiden laitteiden hinnat alkavat noin 10–15 euron tietämiltä. Ohjelmistokehitystyökaluiksi löytyy myös ilmaisia avoimen lähdekoodin ratkaisuja, kuten GCC-kääntäjä



(GNU Compiler Collection) ja Eclipse IDE kehitysympäristö. Haluttaessa voi myös käyttää kaupallisia kehitysympäristöjä, jotka voivat tarjota enemmän ominaisuuksia kuten paremman vianselvitystuen kehitysympäristöön integroituna tai paremman yleisen käyttökokemuksen.

Mikäli Cortex-M sarjan tarjoamat monipuoliset oheislaitteet mikrokontrollerissa eivät ole tarpeen, vaan tärkempää on raaka laskentateho, niin Cortex-A perheen (Application Processor) 32- ja 64-bittiset suorittimet ovat varsin varteenotettava vaihtoehto. Näillä päästään mallista riippuen jopa lähes kahden gigahertsin kellotaajuuksiin, ja niihin on liitettävissä jopa useampi gigatavu ulkoista DDR SDRAM-muistia (Dual Data Rate Synchronous Dynamic Random Access Memory).

LUT-Yliopistolla käytössä olleessa nykyisessä ohjausalustassa on ollut käytössä Texas Instrumentsin C6000-sarjan DSP, tarkalleen ottaen TMS320C6727-malli, joten TI:n C2000 perheen mikrokontrollerit ja C6000 perheen DSP:t olisivat tätä kautta myös vaihtoehtoina. Kuitenkin kun otetaan huomioon myös uuden ohjausalustan vaatimuksiin lukeutuva alhainen tuotantohinta, sekä TI:n C6000-sarjan DSP:ille vaadittavien kehitystyökalujen hinta, putoaa C6000-sarja pois vaihtoehtoista noin 1500 euroa maksavan JTAG-emulaattorin sekä satojen eurojen hintaisen ohjelmistolisenssin takia. C2000-sarjalle on saatavissa XDS100-perheen ohjelmointilaitteita noin 100 dollarin hintaan tai sellaisen voi rakentaa itse, ja XDS100:n kanssa toimiva versio Code Composer Studio ohjelmistokehitysympäristöstä on saatavilla ilmaiseksi. C2000-sarjan mikrokontrollereissa on myös mallista riippuen HR-PWM-kykyinen PWM-moduuli, joka on hyödyllinen tehoelektroniikan ohjauksessa.

Täten tutkimuskäytön näkökulmasta joko TI:n C2000 perheen mikrokontrollerit tai ARM Cortex-M4F tai M7F perheen mikrokontrollerit ovat hyvin soveltuvia vaihtoehtoja. Opetuskäytön näkökulmasta Cortex-M perhe olisi yleisemmin käytetty esimerkiksi elektroniikan harrastajien keskuudessa, kuin TI:n enemmän teollisuuteen ja säätötehtäviin painottuvat tuotteet. Lisäksi Cortex-M malleille löytyy avoimen lähdekoodin ohjelmointilaitteita ja ohjelmistotyökaluja sekä runsaasti koodiesimerkkejä ja koodikirjastoja niiden yleisen suosion ansiosta.

Tämän pohjalta päätettiin uudesta ohjausalustasta suunnitella ainakin kaksi eri versiota, joista toisessa on Cortex-M4F tai M7F, ja toisessa TI:n C2000-sarjan mikrokontrolleri DSP ominaisuuksin. Alustat tulevat muutoin olemaan hyvin samankaltaiset, mutta vain käytetty mikrokontrolleri sekä sen tarvitsemat ohjelmointiliitännät sekä muut oheislaitteet ja kytkennät vaihtuvat kunkin mikrokontrollerityypin vaatimusten ja kykyjen mukaan.

## 4.2 Soveltuvat FPGA-piiriperheet

FPGA-piirejä on saatavilla huomattavasti suppeammalta määrältä valmistajia, kuin mikrokontrollereja. Kaksi suurinta FPGA-piirejä valmistavaa yritystä ovat Xilinx ja Altera [4]. Vuonna 2016 niiden hallussa oli noin 90 prosenttia markkinoista. Alteran (nykyään Intelin omistuksessa) halvin FPGA-mallisto on Cyclone, keskisarjan mallisto Arria ja huippumallisto on Stratix. Xilinxin edullisen päään FPGA-tuoteperhe oli aiemmin Spartan ja huippumalli Virtex. 7-sarjan piirien julkaisun myötä uudeksi edullisen päään tuoteperheeksi esiteltiin Artix-7 ja keskihintaluokan malliksi Kintex-7. Sittenkin myös Spartan-sarjasta julkaistiin Spartan-7 mallisto. Artix-7 mallin merkittävin ero Spartan-7 malliin on Artix-7 mallin sisältämät korkeanopeuksiset tiedonsiirto-ominaisuudet (high-bandwidth serial transceivers). Koko 7-sarjan mallisto siis koostuu kolmesta eri hintaluokan piirimallista: Spartan-7 sekä Artix-7 ovat edulliset mallistot, Kintex-7 on keskihintainen mallisto ja Virtex-7 on huippumallisto.

Yksi vaihtoehto sekä FPGA:n että mikrokontrollerin saamiseksi alustalle olisi käyttää joko niinkutsuttua soft core ratkaisua, jossa mikrokontrolleri toteutetaan suoraan tavallisen FPGA:n sisään käyttämällä valmista ohjelmaloikkaa, joka toteuttaa mikroprosessorin käyttäen FPGA:n normaaleja logiikkaresursseja. Toinen vaihtoehto hieman vastaavanlaiseen ratkaisuun olisi käyttää viime vuosina julkaistuja FPGA-malleja, joissa on laitteistotasolla sisäänrakennettu mikroprosessori. Esimerkiksi Altera:n Cyclone V FPGA sisältää kaksiytimisen ARM Cortex-A9 prosessorin, ja Xilinx:n Zynq-7000-sarjan SoC (System on Chip) on myös siirtynyt prosessorikeskeiseen malliin, sisältäen myöskin Cortex-A9 prosessorin, sekä sen rinnalla perinteistä FPGA-logiikkaa. Nämä integroidut FPGA + mikroprosessori järjestelmät tarjoavat erittäin nopean ja hyvin integroidun yhteyden FPGA-logiikan ja mikroprosessorin välillä. Mutta toisaalta ne eivät tarjoa aivan yhtä laajasti mikrokontrollerin oheislaitteita kuin perinteiset erilliset mikrokontrollerit ja ne saattavat olla hankalampia muistinhallinnan ja vianselvityksen osalta kuin erilliset tavanomaiset mikrokontrollerit.

LUT-Yliopistolla on entuudestaan olemassa ohjelmointilaitteita ja ohjelmistolisenssejä Xilinxin tuotteille, sekä tämän ohjausalustan kohdekäyttäjillä siis kokemusta Xilinxin tuotteista nykyisen ohjausalustan puolelta. Täten valittiin myös uuteen ohjausalustaan FPGA:n valmistajaksi Xilinx. Artix-7 -sarjan sisältämät tiedonsiirto-ominaisuudet eivät sähkötekniikan tutkimuskäytössä ole ainakaan ennen olleet tarpeen, joten uuteen alustaan ei niitä myöskään vaadita ja sisällytetä. Artix-7 sekä Spartan-7 -sarjan piirejä ei ole lainkaan saatavilla LQFP tai TQFP-koteloissa (Quad Flat Pack), vaan ainoastaan erinäisissä BGA-koteloissa (Ball Grid Array), joten ensimmäisten manuaalisesti juotettavien prototyyppien valmistus olisi huomattavasti vaikeampaa BGA-koteloidulla piirillä. Lisäksi vanhemmissa Xilinxin ISE-kehitysohjelmiston versioissa ei vielä ole tukea Spartan-7-sarjan piireille, vaan ne vaatisivat uudemman Vivado ohjel-

miston.

Näistä syistä valittiin ensimmäisten prosessorilevyn prototyyppien FPGA-malliksi Spartan-6 -sarjan perinteinen FPGA. Spartan-6 mallisto on todennäköisesti riittävä myös tulevaa tutkimuskäyttöä ajatellen, kunhan valitussa piirissä on riittävä määrä logiikkaelementtejä. Tarvittaessa FPGA voitaisiin vaihtaa myös esimerkiksi Spartan-7 mallistoon ohjausalustan tulevissa versioissa. Tästä kuitenkin aiheutuisi myös tarve vaihtaa tai päivittää ohjelmakehitysympäristöä, koska vanhassa ISE-kehitysohjelmistossa ei vielä ole tukea Spartan-7-sarjan piireille.

### 4.3 Soveltuvien mikrokontrollerien ja FPGA-piirien hintakatsaus

Esimerkkinä mikrokontrollerien hinnoittelusta kirjoitushetkellä 2019-10-14 ST-Microelectronicsin valmistamien STM32F7 sarjan ARM Cortex-M7 mikrokontrollerien hinnoittelu Digi-Key:n valikoimissa on seuraavanlainen: samassa 176-LQFP-kotelossa saatavilla olevien mikrokontrollerimallien hintaero pienimmän ja suurimman muistimäärän mallien välillä on vain reilu 3 euroa. Näillä rajauksilla pienimmän muistimäärän mallissa on 256 kB RAM-muistia ja 512 kB Flash-muistia, ja kyseinen malli maksaa verottomana yksittäiskappaleena noin 10,3 euroa. Suurimman muistimäärän mallissa on 512 kB RAM-muistia ja 2 MB Flash-muistia, ja kyseinen malli maksaa verottomana yksittäiskappaleena noin 13,6 euroa. Taulukossa 1 on tarkemmin listattuna eri kontrollerimalleja hintoineen kolmesta eniten pinnejä sisältävästä LQFP-kotelosta, eri muistimäärillä.

Malli	Kotelo	I/O-pinnit	RAM-muisti	Ohjelmamuisti	Hinta, €
STM32F730Z8T6	144-LQFP	112	256 kB	64 kB	5,41
STM32F723ZCT6	144-LQFP	112	256 kB	256 kB	7,11
STM32F732ZET6	144-LQFP	114	256 kB	512 kB	7,34
STM32F746ZGT7	144-LQFP	114	320 kB	1024 kB	9,90
STM32F765ZIT6	144-LQFP	114	512 kB	2048 kB	13,23
STM32F732IET6	176-LQFP	140	256 kB	512 kB	10,31
STM32F746IET6	176-LQFP	140	320 kB	512 kB	10,89
STM32F745IGT6	176-LQFP	140	320 kB	1024 kB	11,76
STM32F765IIT6	176-LQFP	140	512 kB	2048 kB	13,57
STM32F746BET6	208-LQFP	168	320 kB	512 kB	11,36
STM32F746BGT6	208-LQFP	168	320 kB	1024 kB	12,91
STM32F765BGT6	208-LQFP	168	512 kB	1024 kB	13,57
STM32F765BIT6	208-LQFP	168	512 kB	2048 kB	14,24

Taulukko 1: STM32F7 ARM Cortex-M7 mikrokontrollerien veroton hintataso 2019-10-14 Digi-Key:n valikoimissa

Esimerkkinä FPGA-piirien hinnoittelusta 2019-10-14 Digi-Key:n valikoimista verottomin hinnoin, koko Spartan-6 LX malliston hintahaitari on noin 11 eurosta 206 euroon. Kun rajataan mallit 144-TQFP koteloon, hintahaitari on logiikkaresursseista riippuen noin 11 eurosta 16 euroon. 484-pinnisen BGA-koteloidun valikoiman hintahaitari on 45 eurosta 156 euroon. 676-pinnisen kotelon valikoiman hintahaitari on 108 eurosta 198 euroon.

Tutkimuskäytön ohjausalustaan haluttaisiin myöhemmässä tuotantoversiossa jokin BGA-koteloduista malleista, todennäköisimmin joko 484 tai 676 pinniseen koteloon pakattu malli, jotta piirissä olisi varmasti riittävästi I/O-pinnejä sekä ohjelmoitavia logiikkaresursseja mitä erilaisimpiin sovelluksiin. TQFP-kotelossa on saatavilla vain kahta eri logiikkaresurssimäärällistä mallia, ja niistä suurempi mallikin sisältää vain noin 1/3 pienimmänkin 484-pinnisen BGA-koteloidun mallin resursseista.

<b>Malli</b>	<b>Kotelo</b>	<b>I/O-pinnit</b>	<b>LAB/CLB</b>	<b>Logic Elements</b>	<b>Hinta, €</b>
XC6SLX4-2TQG144C	144-TQFP	102	300	3840	10,83
XC6SLX9-2TQG144C	144-TQFP	102	715	9152	15,54
XC6SLX9-2FTG256C	256-LBGA	186	715	9152	17,90
XC6SLX16-2FTG256C	256-LBGA	186	1139	14579	24,07
XC6SLX25-2FTG256C	256-LBGA	186	1879	24051	32,03
XC6SLX25-2FGG484C	484-BBGA	266	1879	24051	44,90
XC6SLX45-2FGG484C	484-BBGA	316	3411	43661	59,29
XC6SLX75-2FGG484C	484-BBGA	280	5831	74637	93,75
XC6SLX100-2FGG484C	484-BBGA	326	7911	101261	116,80
XC6SLX150-2FGG484C	484-BBGA	338	11519	147443	156,12
XC6SLX75-2FGG676C	676-BGA	408	5831	74637	107,82
XC6SLX100-3FGG676C	676-BGA	480	7911	101261	137,20
XC6SLX150-3FGG676C	676-BGA	498	11519	147443	197,52
XC6SLX150-2FGG900C	900-BBGA	576	11519	147443	205,80

Taulukko 2: Xilinx Spartan-6 FPGA-mallien veroton hintataso 2019-10-14 Digi-Key:n valikoimissa

Malli	Kotelo	I/O-pinnit	LAB/CLB	Logic Elements	Hinta, €
XC7S6-2FTGB196C	196-LBGA	100	-	6000	14,71
XC7S15-2FTGB196C	196-LBGA	100	1000	12800	18,79
XC7S25-2FTGB196C	196-LBGA	100	1825	23360	28,91
XC7S50-2FTGB196C	196-LBGA	100	4075	52160	48,34
XC7S50-2FGGA484C	484-BBGA	250	4075	52160	58,02
XC7S75-1FGGA484I	484-BBGA	250	6000	76800	84,89
XC7S100-1FGGA484I	484-BBGA	338	8000	102400	113,68
XC7S75-1FGGA676I	676-BGA	400	6000	76800	93,36
XC7S100-1FGGA676I	676-BGA	400	8000	102400	125,02

Taulukko 3: Xilinx Spartan-7 FPGA-mallien veroton hintataso 2019-10-16 Digi-Key:n valikoimissa

## 5 Prosessorilevyn rakenne

Prosessorilevystä päätettiin suunnitella enemmän kuin yksi eri versio. Tähän työhön sisältyen prosessorilevystä suunniteltiin kaksi eri versiota. Näissä kummassakin on samantyyppinen Spartan-6 malliston FPGA, mutta eri versioissa on eri tyyppinen mikrokontrolleri sekä siihen kytketyt oheislaitteet eroavat hieman. FPGA on kytketty kummassakin versiossa mikrokontrollerin ulkoiseen muistiväylään, jotta FPGA saadaan helposti näkymään osana mikrokontrollerin muistiavaruutta. Täten tiedon lukeminen tai kirjoitus FPGA:lle on helppoa ja nopeaa, eikä se kuluta mikrokontrollerin suorituskykyä eikä mikrokontrollerille tarvitse toteuttaa itse kommunikaatiota FPGA:n kanssa.

Ensimmäinen versio prosessorilevystä sisältää ST Microelectronicsin valmistaman STM32-perheen ARM Cortex-M4 tai M7 mikrokontrollerin. STM32F4 ja STM32F7 mallistojen tietyt mikrokontrollerimallit ovat täysin pinnihteensopivia, joten prosessorilevyllä voidaan käyttää haluttaessa kumman tahansa perheen mikrokontrollerimallia. STM32F4 mallisto kykenee 168 MHz:n maksimikellotaajuuteen ja STM32F7 mallisto 216 MHz:n kellotaajuuteen.

Toinen versio prosessorilevystä sisältää TI:n valmistaman TMS320F28335 C2000-sarjan mikrokontrollerin. Mikäli monipuoliset, HR-PWM-kykyiset PWM-lähdöt mikrokontrollerilla ovat tarpeen tai käyttäjä on entuudestaan tuttu TI:n mikrokontrollerien tai kehitysympäristön kanssa, voidaan käyttää kyseistä F28335 versiota prosessorilevystä.

Prosessorilevystä harkittiin alustavasti vielä kolmatta kokonaan erillistä versiota, jossa olisi TI:n TMS320C28346 C2000-sarjan mikrokontrolleri. Merkittävimpänä erona F28335-versioon on C28346:n 300 MHz:n maksimikellotaajuus, kun F28335:n maksimikellotaajuus on 150 MHz.

Toinen merkittävä ero on sisäisen Flash-muistin puuttuminen, jolloin ohjelmakoodi pitäisi säilyttää erillisellä muistipiirillä ja ladata sieltä kontrollerille käynnistyksen yhteydessä. Tätä versiota ei kuitenkaan työn puitteissa suunniteltu ja toteutettu, koska se olisi todennäköisesti varsin harvoissa sovelluksissa tarpeellinen kahteen ensimmäiseen versioon verrattuna.

Mikäli korkea maksimikellotaajuus on tärkeä tekijä suorituskyvyn riittämiseksi, niin Cortex-M7 mikrokontrollerilla päästään valmistajasta ja kontrollerin mallista riippuen vieläkin korkeampiin maksimikellotaajuuksiin. NXP:n valmistama Kinetis KV5x kykenee 240 MHz kellotaajuuteen, Microchip:n valmistamat ATSAM S70, E70 ja V70 mikrokontrollerit kykenevät 300 MHz kellotaajuuteen, ST:n valmistama STM32H7 mallisto kykenee 480 MHz kellotaajuuteen, NXP:n valmistamat ja i.MX RT 1050 ja 1060 sarjan niinkutsutut crossover suorittimet kykenevät 600 MHz kellotaajuuteen.

## **5.1 STM32-mikrokontrolleriin pohjautuvan prosessorilevyn rakenne**

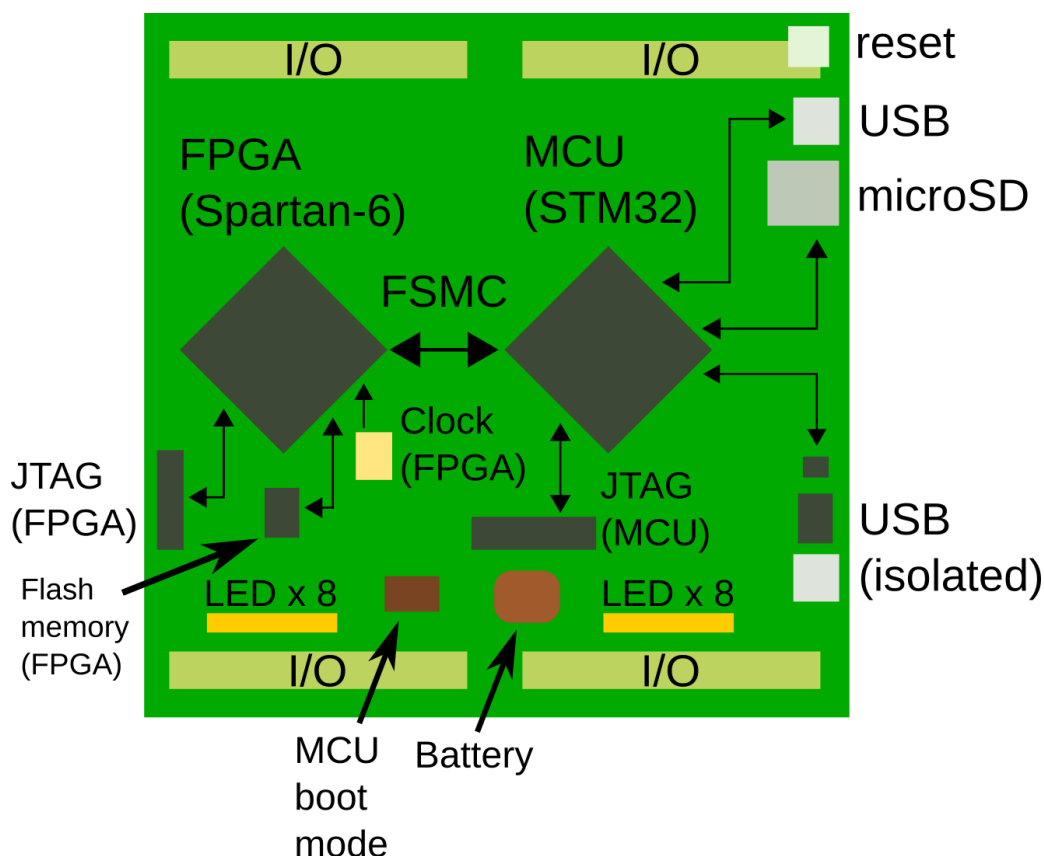
Ensimmäinen versio prosessorilevystä sisältää ST Microelectronicsin valmistaman STM32-perheen ARM Cortex-M mikrokontrollerin. ST:n valmistamat Cortex-M3, Cortex-M4 ja Cortex-M7 mikrokontrollerit ovat pääosin pinniyhteensopivia keskenään samassa kotelossa. Niiden erona on vain muutaman käyttöjännitepinnan konfiguraatio. Tiedot STM32F4 ja STM32F7 sarjan mallit LQFP-144-kotelossa ovat täysin pinniyhteensopivia. Prosessorilevyn piirilevyllä on tarvittavat valmiudet, eli käytännössä paikat muutamalle sijoitettavalle nollan ohmin resistorille kytkennän muuttamiseen, jotta kyseiset käyttöjännitepinnit saadaan muutettua kullekin mallistolle soveltuvaksi. Täten prosessorilevyllä voidaan halutessa käyttää useita eri malleja ST:n valmistamista STM32F1-, STM32F2-, STM32F4- tai STM32F7-sarjan mikrokontrollereista, jotka ovat saatavilla samassa LQFP-144-kotelossa.

Mikäli jokin sovelluskohde vaatii runsaasti käyttömuistia, voitaisiin tiettyjen STM32 F4, F7 tai H7 mallien kanssa käyttää maksimissaan 256 MB ulkoista SDRAM-muistia, mikäli muistit sisällytetään kytkentäkaavioon ja täten muisteille suunnitellaan paikat ja signaalikytkennät piirilevyllä ja muistit kalustetaan prosessorilevyllä.

Tämä ensimmäinen STM32 Cortex-M mikrokontrollerin sisältämä versio prosessorilevystä on tarkoitettu ensisijaiseksi ja yleisimmäksi versioksi prosessorilevystä. Se soveltuu siis sekä tutkimuskäyttöön että mahdollisesti opetuskäyttöön (työssä mainittujen muiden rajoitteiden puitteissa) yleisimmäksi ja yleiskäyttöisimmäksi versioksi. Tälle Cortex-M prosessorilevyn versiolle voidaan kaikki mikrokontrollerin ohjelmakehitys tehdä ilmaisilla ja avoimen lähdekoodin ohjelmistoilla.

### 5.1.1 STM32 prosessorilevyn ominaisuudet ja komponentit

Kuvassa 10 on esitetty STM32-pohjaisen prosessorilevyn ensimmäisen prototyypiversion yleinen rakenne ja tärkeimpien komponenttien ja oheislaitteiden sijoittelu piirilevyllä. I/O-liittimet ovat piirilevyn alapuolella, kun taas kaikki muut esitetyt komponentit ovat levyn päälpuolella.



Kuva 10: STM32-pohjaisen prosessorilevyn yleinen rakenne

FPGA ja mikrokontrolleri on kytketty yhteen kytkemällä FPGA mikrokontrollerin ulkoiseen muistiväylään, jota ST kutsuu nimellä FSMC (Flexible Static Memory Controller), ja se on tarkoitettu staattisille muistityypeille. Kyseistä muistiväyläratkaisua käyttäen saadaan FPGA näkyvään osana STM32-mikrokontrollerin muistiavaruutta, ja täten tiedon siirto mikrokontrollerin ja FPGA:n välillä on mikrokontrollerin puolella helppoa ja vaivatonta, arvoja voidaan vain yksinkertaisesti lukea ja kirjoittaa muistiin tietyn muistialueen sisällä. Tiedon siirto ei siis tällöin vaadi ylimääräisiä suoritinresursseja samoin kuin itse ohjelmistopohjaisesti toteutettu muistiväylä vaatisi, ja se on tiedonsiirron kannalta nopeampi ja ohjelmiston kannalta hieman yksinkertaisempi kuin esimerkiksi jokin sarjamoiton tiedonsiirtoväylä kuten SPI ja sen päälle toteutettu tiedon puskurointi tiedon lukemiseksi ja kirjoittamiseksi väylän yli.

Spartan-6 FPGA ei sisällä sisäistä ohjelmamuistia, vaan ohjelma ladataan piirille laitteen käynnistyksen yhteydessä ulkoiselta muistipiiriltä. Prosessorilevyllä on siis ulkoinen Flash-

muistipiiri FPGA:n ohjelmakoodia varten. STM32 sisältää ohjelmakoodia varten sisäistä Flash-muistia, joten se ei tarvitse ulkoista muistipiiriä ohjelmakoodia varten. Mikäli toteutettu ohjelma olisi liian suuri mahtumaan sisäiseen Flash-muistiin, olisi ulkoisen ohjelmamuistin käyttäminen kuitenkin myös mahdollista, mikäli tätä varten suunniteltaisiin piirilevylle muistipiiri ja kytkennät. Ensimmäiseen prosessorilevyn versioon mahdollisuutta ulkoiselle ohjelmamuistille ei toteutettu, koska STM32-mikrokontrollereja löytyy aina 2 megatavun sisäiseen Flash-muistin kapasiteettiin asti.

Spartan-6 FPGA:lla ja STM32-mikrokontrollerilla on kummallakin omat JTAG ohjelmointi- sekä vianselvitysliittimensä prosessorilevyllä. FPGA tarvitsee myös ulkoisen kello-signaalin, ja tätä varten prosessorilevyllä on 50 megahertsin kellopiiri.

Mikrokontrolleriin kytkettyinä oheislaitteina prosessorilevyllä on liitin microSD-muistikorteille, jotta laite voi tarvittaessa "logittaa" eli tallentaa tapahtuma-, logi-, virhe- tai muuta vastaavaa tietoa itsenäisesti, ilman yhteyttä tietokoneeseen. Mikrokontrolleriin on myös kytketty sähköisesti erotettu tiedonsiirtoliitäntä tietokonetta varten USB-väylää käyttäen, joka käyttää USB-sarjaporttimuunninta, ja on täten kytketty mikrokontrollerin yhteen sarjaporttiin. Tämän lisäksi levyllä on myös toinen, suoraan mikrokontrollerin USB-väylään kytketty USB-liitin. Jälkimmäistä, suoraan kytkettyä USB-porttia voidaan käyttää myös prosessorilevyn käyttöjännitelähteenä, mikäli prosessorilevyä halutaan käyttää yksinään ilman pohjalevyä, esimerkiksi ohjelmistokehityksen aikana.

Mikrokontrollerin käynnistysmoodin valintaa varten prosessorilevyllä on kaksikytkiminen kytkin. Käynnistysmoodin valinta saattaa olla hyödyllinen ohjelmakehitystä tehtäessä, sillä se sallii esimerkiksi kontrollerin käynnistämisen sisäisen Flash-muistin sijasta sisäisestä käyttömuis-tista, tai käynnistyslataajasta (bootloader). STM32-mikrokontrolleri sisältää pienehkön lohkon käyttömuistia, joka on mahdollista suojata käyttöjännitekatkoja vastaan ulkoisella paristolla, ja tätä varten prosessorilevyllä on myös paristopidin CR2025-tyyppiselle paristolle.

Prossessorilevyllä on lisäksi jännitteenseurantapiiri sekä siihen kytkettynä reset-näppäin, jonka avulla FPGA ja mikrokontrolleri voidaan tarvittaessa resetoita ja käynnistää uudelleen. Jännitteenseurantapiiri myöskin automaattisesti resetoi kummankin piirin, mikäli levyn käyttöjännite putoaa alle sallitun raja-arvon.

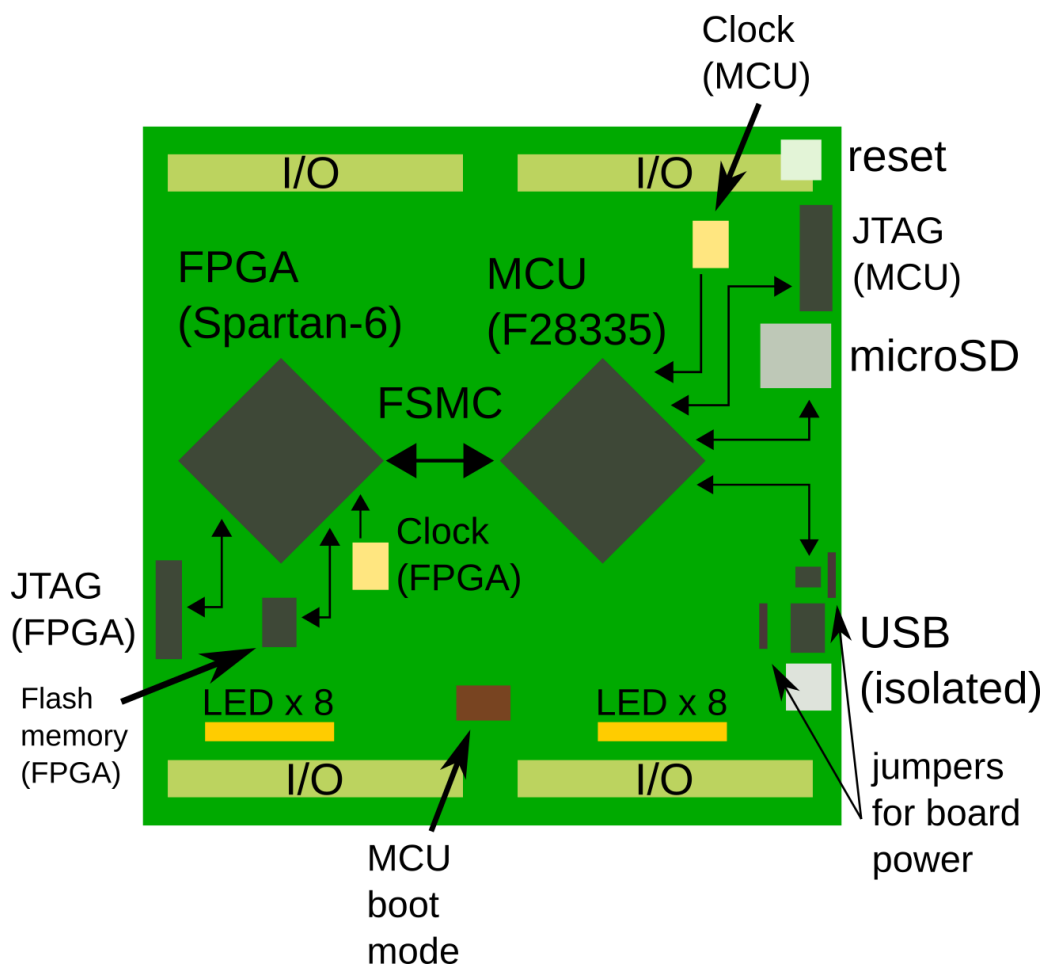
Ohjelmistokehitystä ja piirien sisäisen tilan ilmaisemista helpottamaan prosessorilevyllä on sekä FPGA:han että mikrokontrolleriin kytkettynä kumpaankin kahdeksan pientä pintaliitos-LED-valoa (Light Emitting Diode), sekä jokaiseen näistä signaaleista on kytkettynä myös testipiste, joita voidaan käyttää esimerkiksi oskilloskoopin tai logiikkanalysaattorin tai muun vastaavan laitteen kanssa nopeiden signaalien tutkimiseen.



## 5.2 TMS320F28335-mikrokontrolleriin pohjautuvan prosessorilevyn rakenne

Toinen versio prosessorilevystä sisältää TI:n valmistaman C2000-sarjan TMS320F28335 mikrokontrollerin. Kyseinen kontrolleri kykenee 150 MHz kellotaajuuteen, ja se sisältää ePWM (Enhanced Pulse Width Modulation) pulssinleveysmodulaattorilähtöjä, joista osa on niinkutsuttuja HR-PWM eli korkearesoluutioisia versioita, jotka tarjoavat huomattavasti parempaa lähtösignaalien aikataason tarkkuutta korkeilla kytkentätaajuuksilla. Datalehden mukaan (sprs439e, rev.e, sivu 67) HR-PWM:ää käytetään yleensä kun PWM-resoluutio putoaa noin 9–10 bitin alle, joka tapahtuu noin 200 kHz:n ja korkeammilla kytkentätaajuuksilla, jos kontrollerin kellotaajuus on 100 MHz.

Kuvassa 11 on esitetty prosessorilevyn ensimmäisen prototyypin yleinen rakenne ja tärkeimpien komponenttien ja oheislaitteiden sijoittelu piirilevyllä. I/O-liittimet ovat piirilevyn alapuolella, kun taas kaikki muut esitetyt komponentit ovat piirilevyn päälipuolella.



Kuva 11: TMS320F28335-pohjaisen prosessorilevyn yleinen rakenne

Tämä versio prosessorilevystä on tarkoitettu käyttökohteisiin, joissa HR-PWM lähdöt ovat tarpeellisia, tai mikäli käyttäjä on entuudestaan tuttu TI:n kehitysympäristön ja kehitystyökalujen kanssa ja suosii niitä ARM Cortex-M kontrollerien sijaan.

### **5.2.1 F28335 prosessorilevyn ominaisuudet ja komponentit**

FPGA ja mikrokontrolleri on kytketty yhteen kytkemällä FPGA mikrokontrollerin XINTF (External Interface) väylään. Kyseinen väylä on asynkroninen, 20 osoitelinjan ja 32 datalinjan ulkoinen väylä.

Samoin kuin STM32 prosessorilevyn tapauksessa, FPGA:lla on ulkoinen Flash-muistipiiri ohjelman lataamista varten ja ulkoinen kellosignaalin lähde. FPGA:lla ja mikrokontrollerilla on kummallakin omat JTAG-liittimensä. F28335 vaatii ulkoisen kellosignaalin lähteen samoin kuin FPGA, eikä sille riitä ulkoinen kellokide kuten STM32:lle. Mikrokontrollerin käynnistysmodin valintaan on prosessorilevyllä nelikytkiminen kytkin.

Samoin kuin STM32-versiossa, mikrokontrolleriin on kytketty microSD-muistikorttiliitin ja mikrokontrollerin yhteen sarjaväylään on kytketty USB-sarjaporttimuunnin, joka on sähköisesti erotettu prosessorilevystä. Koska tässä prosessorilevyssä ei ole suoraan mikrokontrollerille kytkettyä USB-porttia, on edellä mainittu erotettu USB-liitin mahdollista kytkeä kahden hyppyliittimen avulla osaksi levyn 5 voltin jännitepiiriä, jolloin kyseistä USB-liitintä voidaan käyttää prosessorilevyn jännitelähteenä, jos prosessorilevyä halutaan käyttää yksinään ilman pohjalevyä, esimerkiksi ohjelmistokehityksen aikana.

Samoin kuin STM32-versiossa, prosessorilevyllä on lisäksi jännitteenseurantapiiri sekä siihen kytkettynä reset-näppäin, jonka avulla FPGA ja mikrokontrolleri voidaan tarvittaessa resetoitua ja käynnistää uudelleen. Jännitteenseurantapiiri myöskin automaattisesti resetoituu kummankin piirin, mikäli levyn käyttöjännite putoaa alle sallitun raja-arvon.

Samoin kuin STM32-versiossa, sekä FPGA:han että mikrokontrolleriin on kumpaankin kytketty 8 pientä pintaliitos-LED-valoa sekä testipistettä helpottamaan tilatiedon tai signaalien ulossaantia tai signaalien tutkimista ulkoisesti oskilloskoopin tai logiikka-analysaattorin avulla.

### 5.3 Prosessorilevyn liityntärajaus pohjalevyyn

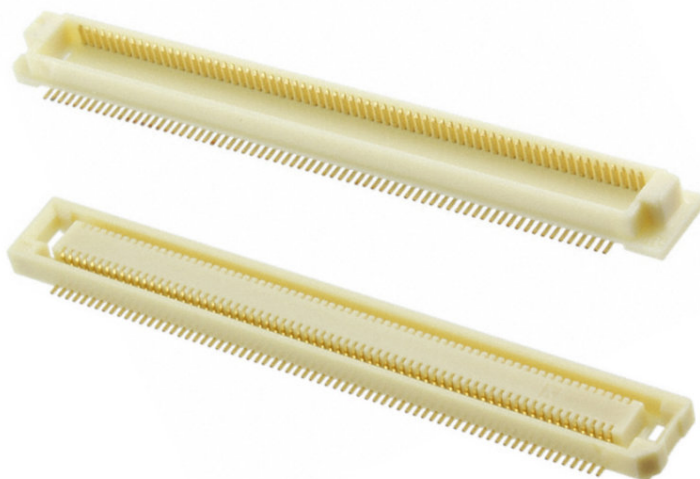
Prosessorilevyn liityntärajaus pohjalevyille on yksi alustan tärkeimmistä yksityiskohdista, mikäli pohjalevyjen ja prosessorilevyjen halutaan olevan keskenään yhteensopivia eri versioiden ja mallien välillä. Toisinsanoen liityntärajaus tulisi lyödä lukkoon viimeistään siinä vaiheessa, kun ensimmäisiä prosessorilevyjen tai pohjalevyjen piirilevyjen tuotantomalleja aletaan valmistaa. Olisi tietysti suotuisaa, mikäli liityntärajaus pysyisi muuttumattomana jo ensimmäisistä prototyypeistä lähtien, mutta prototyypivaiheessa ja alustavien testien aikana voi tulla ilmi tarve muuttaa joko liittintyyppiä tai liittimien pinnien sijoittelua, mikäli ensimmäisessä versiossa ilmenee joitain ongelmakohtia.

Liityntärajausvaatimuksia ovat kyky kytkeä prosessorilevyllä käytettävissä olevista FPGA:n ja mikrokontrollerin I/O-signaaleista niin paljon kuin mahdollista pohjalevyille, kyky viedä prosessorilevyjen tarvitsema käyttöjännite pohjalevyllä prosessorilevyille, sekä prosessorilevyn ja pohjalevyn tukeva fyysinen liitäntä toisiinsa. Jos oletetaan, että prosessorilevyn tuotantomallissa käytetään 484-pinnistä BGA-koteloitua Spartan-6 FPGA-piiriä, niin FPGA:n maksimi I/O-pinnimäärä on noin 320 pinnin luokkaa, ja STM32 mikrokontrollerien I/O-pinnimäärä LQFP-144 kotelossa on noin 110 pinniä. Täten liityntärajausvaatimuksien voisi ensin ajatella tarvitsevan maksimissaan kyetä kytkemään noin 400-450 I/O-signaalia prosessorilevyn ja pohjalevyn välillä. Toisaalta mikrokontrollerin I/O-signaaleista suurin osa on kytketty FPGA:n I/O-signaaleihin, jolloin uniikkeja signaaleja on kuitenkin vain huomattavasti FPGA:n signaalimäärää lähempänä oleva määrä. Mikrokontrollerilta suoraan liittimille vietyvät signaalit ilman FPGA:lle reititystä ovat A/D-muuntimien tulosignaalit sekä mahdollisesti PWM-ajastimien lähtösignaalit. Täten uniikkeja signaaleja on maksimissaan noin 350 signaalin tietämissä. Tämän lisäksi liittimissä tulee olla runsaasti pinnejä signaalien paluureiteiksi, eli niinkutsuttuja maapinnejä. Käyttöjännitteen viemiseen tarvitaan myös riittävä määrä pinnejä, jotta yhden pinnin kautta kulkeva virta ei nouse kovin suureksi.

Opetuskäyttöön soveltuvan alustan toiveissa oli listattu helppo liityntä piikkirimaliittimillä. Yleinen 2,54 millimetrin pinnijaolla varustettu kaksirivinen piikkirimaliitin ei kuitenkaan sovellu edellä kuvattujen vaatimusten takia prosessorilevyn liityntärajausvaatinnaksi. Sen pinnijako on liian harva, jotta prosessorilevyn pituudelle (noin 100 mm) mahtuisi riittävä määrä signaaleja. Lisäksi normaali piikkirimaliitin on läpivietävää mallia, joka hankaloittaisi prosessori- ja pohjalevyjen piirilevyn rakennetta, koska tällöin liittimien kohdalta ei voisi edes levyn toisella puolella helposti viedä signaaleja piirilevyn läpi tulevien padien ja liittinpinnien takia. Piikkirimaliittimiä on saatavissa myös pintajuotettavina malleina, mutta tällöin liittimen fyysinen sijoittaminen suoraan tulisi lisähaasteeksi, koska sillä ei olisi piirilevyllä mitään tukea ja ohjausta porattujen reikien muodossa.

Joissakin valmiissa kaupallisissa DSP ja FPGA-levyissä on käytetty piirilevyn reunaliittimiä. Näissä ensimmäiseksi ongelmaksi muodostuu jälleen jokseenkin rajallinen pinnilukumäärä, maksimissaan noin 200 pinniä. Lisäksi piirilevynreunaliitin tyyppinen liitin olisi mahdollista sijoittaa vain yhdelle piirilevyn reunalle, sillä niissä piirilevy yleensä liitetään joko suoraan liittimeen työntämällä, tai asettamalla piirilevy ensin viistosti liittimen perälle ja sitten kääntämällä se liittimen tasoon, jolloin piirilevy lukittuu kummastakin reunasta liittimeen.

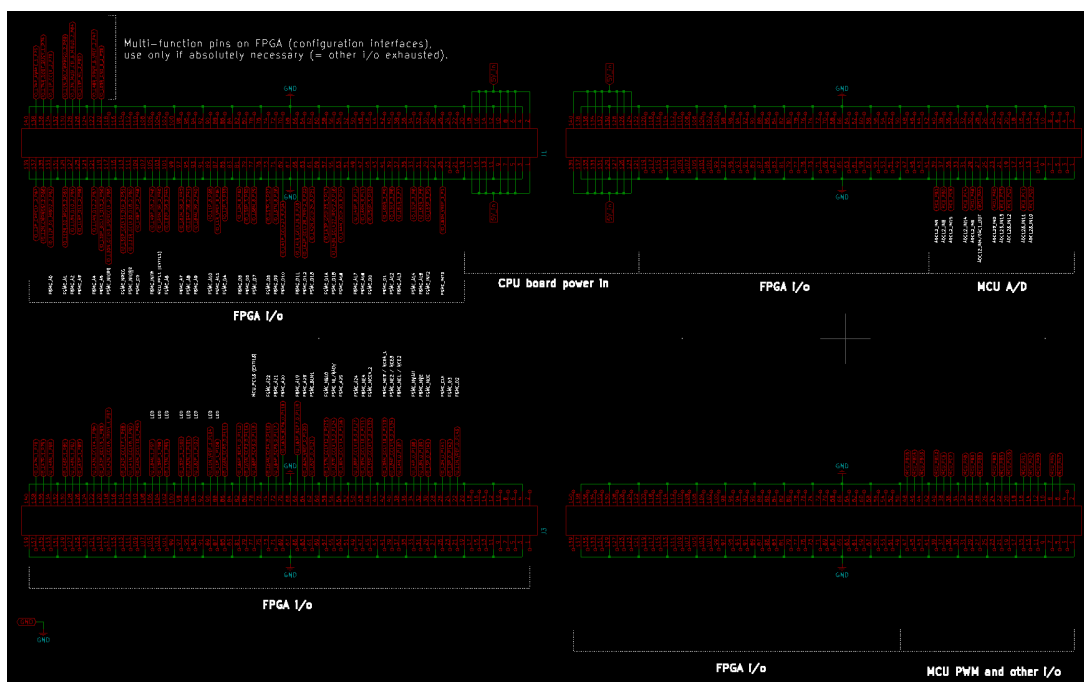
Parhaana ratkaisuna päädyttiin käyttämään board-to-board tyyppistä liittintä. Kyseisen tyyppiset liittimet ovat nimensä mukaisesti tarkoitettu nimenomaan piirilevyjen liittämiseen toisiinsa. Myös vanhassa ohjausalustassa on kaksi 240-pinnistä board-to-board tyyppistä liittintä. Board-to-board tyyppisiä liittimiä on saatavissa varsin tiheällä pinnijaolla, niitä on saatavilla runsaasti pintaliitännäisillä, ja lisäksi niissä on olemassa esimerkiksi ohjuritapit, jotka menevät piirilevylle tehtyihin reikiin, pitäen liittimen tarkoin oikeassa asennossa piirilevyllä liittimen kiinnittämisen aikana. Liitinmalliksi valittiin Hirose Electric Co Ltd:n valmistama FX-8 sarjan liitin, jossa on 140 pinniä per liitin. Kuvassa 12 on esitetty yksi käytetyistä FX-8-sarjan liittimistä. Kyseisen liittimen pinnijako on 0,6 mm. Näitä liittimiä on rajapinnassa neljä kappaletta, kaksi rivissä prosessorilevyn kahdella vastakkaisella reunalla. Täten liityntärajapinnassa on käytettävissä yhteensä  $4 \times 140 = 560$  pinniä.



Kuva 12: FX-8 tyyppinen board-to-board liitin

Ensimmäisissä prosessorilevyn prototyypeissä ja pohjalevyn piirilevy suunnitelmissa näistä 144 pinniä on käytössä maapinneille, joita on liittimissä joka neljäs pinni kummallakin reunalla. Tämän lisäksi 28 pinniä on käytetty käyttöjännitteen viemiseksi pohjalevyltä prosessorilevylle. Täten I/O-signaaleille jää käytettäväksi  $560 - 144 - 28 = 388$  pinniä. Koska suurin osa mikrokontrollerin I/O-pinneistä on kytketty FPGA:n I/O-pinneihin, tämä määrä on melko varmasti riittävästi jopa kaikkien FPGA:n ja mikrokontrollerin I/O-signaalien tuomiseksi pohjalevylle. Kuvassa 13 on esitetty ensimmäisen STM32-pohjaisen prosessorilevyn board-to-board

liittimen signaalikytkennät.



Kuva 13: STM32-pohjaisen prosessorilevyn prototyypin ja pohjalevyn liityntärajapinta

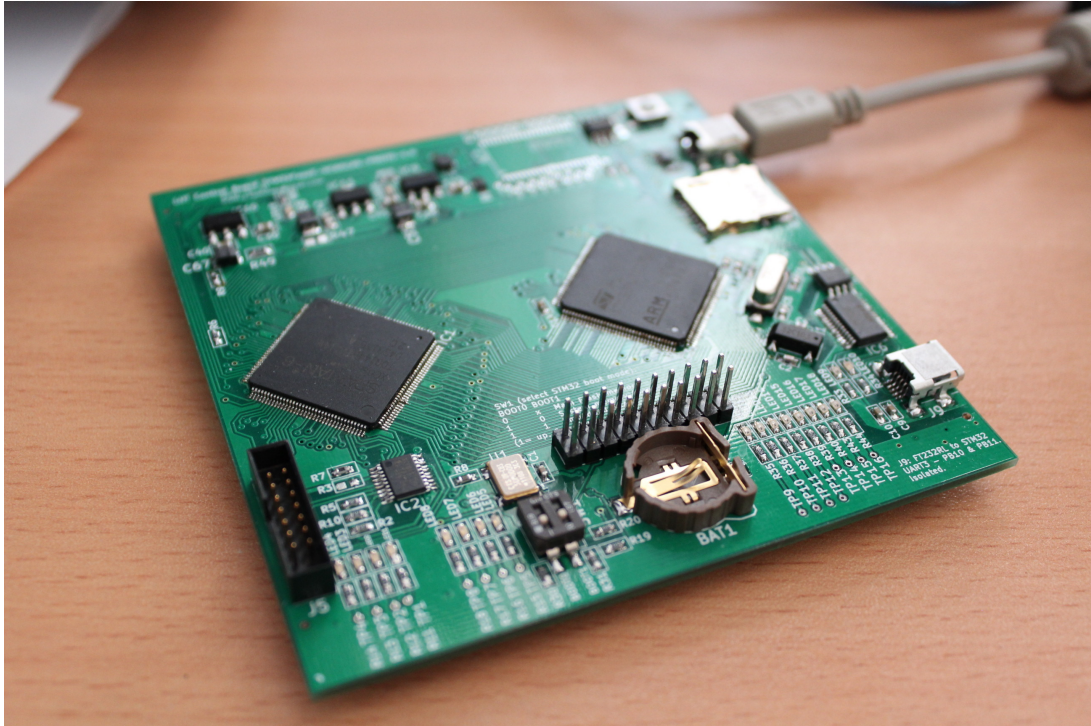
Kuten kuvassa 13 esitetystä kytkentäkaaviosta näkyy, ensimmäinen prosessorilevyn STM32-pohjainen prototyyppi tarvitsee pohjalevyn liityntärajapinnasta vain 124 I/O-pinniä käytettävissä olevista 388 pinnistä, johtuen käytetystä 144-pinnisestä TQFP-koteloidusta FPGA-mallista, joka tarjoaa vain 102 I/O-pinniä.

## 5.4 Prosessorilevyn ensimmäiset prototyypit

Prossessorilevyistä suunniteltiin aluksi toiminnallisuuden tarkistamiseen ja testaukseen soveltuvat halvat ja vianselvitysystävälliset kaksikerrospiirilevyinä valmistetut versiot. Näissä versioissa ei käytetty lainkaan BGA-koteloituja komponentteja. Tämän vuoksi erityisesti FPGA:sta käytettiin tässä versiossa TQFP-144-koteloista mallia, jonka juottaminen piirilevylle käsin on vielä melko helppoa. Kyseinen FPGA:n malli on ensimmäisten prototyyppiversioiden suurin ero myöhempään varsinaiseen tuontantomalliin nähden, johon kaavailtiin todennäköisemmin 484 tai mahdollisesti 676 pinnistä BGA-koteloitua mallia. Toisaalta mikäli käyttökohteissa ei tarvita kyseisten BGA-koteloitujen mallien tarjoamaa suurempaa pinnimäärää tai runsaampia logiikkaresurseja, niin näitä prototyyppiversioiden prosessorilevyjä voidaan hyvin käyttää varsinaisissa käyttökohteissakin.

Ensimmäisissä prototyypeissä on FPGA-piirinä Xilinx Spartan-6 XC6SLX9 TQG144-

eli TQFP-144-kotelossa. Mikrokontrollerina on STM32-versiossa LQFP-144-koteloinen versio STM32F407 mikrokontrollerista ja F28335-versiossa LQFP-176-koteloinen versio TMS320F28335 mikrokontrollerista. STM32-pohjaisen prosessorilevyn ensimmäinen valmistettu prototyyppi on esitetty kuvassa 14 ja F28335-pohjaisen prosessorilevyn ensimmäinen prototyyppi kuvassa 15. Kuvassa F28335-version piirilevyllä ei ole vielä juotettu mikrokontrolleria.



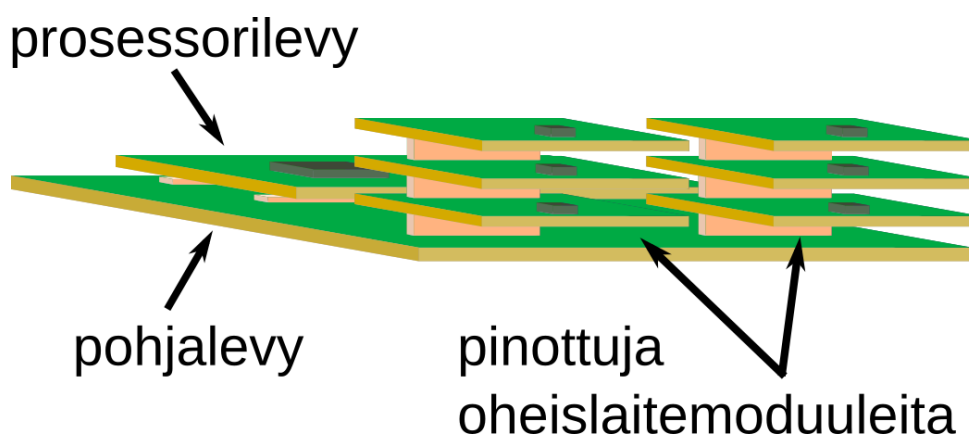
Kuva 14: STM32-pohjaisen prosessorilevyn ensimmäinen prototyyppi

Prototyyppiversion piirilevyt haluttiin valmistaa käyttäen hyväksi useiden piirilevyvalmistajien tarjoamaa prototyyppiirilevyille tarkoitettua halpaa piirilevynvalmistustuotantoa, joka on varsin yleisesti huomattavasti halvempi maksimissaan 100 mm × 100 mm kokoisille piirilevyille. Täten prototyyppiversion prosessorilevyn maksimikooksi asetettiin kyseinen 100 mm kummallekin sivulle. Tästä johtuen kytkentäkaavioon lisättyä ulkoista SRAM (Static Random Access Memory) muistipiiriä ei saatu kokonaan reititettyä piirilevyllä. Muistipiirin signaaleihin kytkettiin vain koetuspisteet, joka sallii tarvittaessa sen kytkemisen ulkoisesti testikäyttöä varten, mutta mihinkään ”oikeaan” käyttökohteeseen kyseinen ratkaisu ei sovellu.



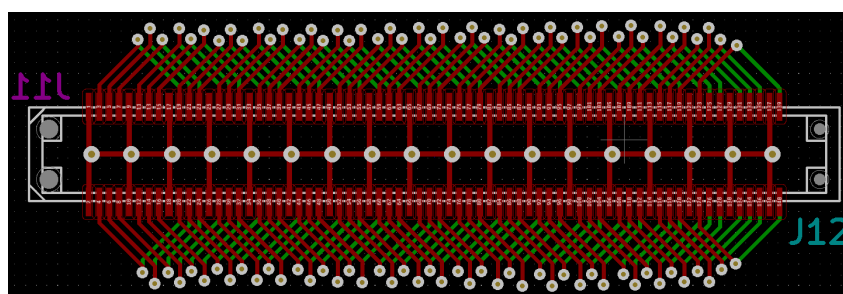
## 6.1 Modulaarinen versio pohjalevystä

Pohjalevystä suunniteltiin aluksi täysin modulaarinen versio, jossa kaikki oheislaitteet ja liittimet ovat erillisiä pienehköjä modulaarisia oheislaittepiirilevyjä, joita voidaan melko vapaasti yhdistellä ja liittää pohjalevyllä sijaitseviin moduuliliittimiin. Täten voitaisiin ohjausalustaan melko vapaasti yhdistellä tarvittava määrä tarvittavan tyyppisiä oheislaitteita, ilman että välttämättä mitään piirilevyjä tarvitsisi suunnitella uudelleen käyttökohdetta varten, olettaen että tarvittavia oheislaitteita sisältävä moduulityyppi on valmiina olemassa. Kuvassa 16 on esitetty modulaarisen ohjausalustan periaatekuva.



Kuva 16: Modulaarisen ohjausalustan yleinen periaate

Kaikissa näissä moduulityypeissä on identtinen I/O-liitin asettelu sekä kiinnitysruuvien sijoittelu keskenään. Jokaisessa moduulissa on toteutettu käyttämättömien tulosignaalien läpivienti moduulin alapuolen tuloliittimeltä moduulin päälipuolelle seuraavalle lähtevälle I/O-liittimelle (kuva 17), johon voidaan liittää seuraava moduuli.



Kuva 17: I/O-signaalien reititys moduulin läpi

Näitä moduuleja voidaan pinota useita samaan pinoon, eli ensimmäinen moduuli pohjalevyn moduuliliittimeen, ja lisää moduuleita aina edellisen moduulin lähtöliittimeen. Tulo- ja lähtöliittimet on kytketty siten, että jokainen moduuli käyttää liittimen ”alkupäästä” tarvitsemansa määrän signaaleja, ja piirilevyn vastakkaisen puolen lähtevälle liittimelle reititetään loput, käyttämättömät tulosignaalit, samalla siirtäen ne takaisin liittimen ”alkupäähän”. Tällöin seuraaval-



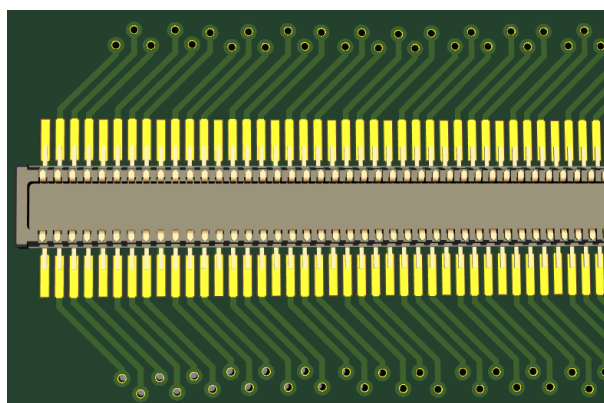
la pinottavalla moduulilla olisi sama alkuasetelma, eli toisinsanoen seuraava moduuli voi taas käyttää tarvitsemansa määrän signaaleja vastaavanlaisesti liittimen alkupäästä. Tällöin ei olisi merkitystä sillä, kuinka monta signaalia kukin moduuli tarvitsee, vaan seuraavalla moduulilla olisi aina samalla tavoin liittimen alkupäässä käytettävissään seuraavat vapaat I/O-signaalit. Toisinsanoen moduuleja ei tarvitsisi yhdistää mitenkään tietyin rajoituksin pitäen mielessä kuinka monta signaalia kukin moduulityyppi tarvitsee ja missä kohtaa liitintä kyseisen moduulityypin käyttämät signaalit sijaitsevat.

### 6.1.1 Modulaarisen version hyödyt, rajoitteet ja ongelmakohdat

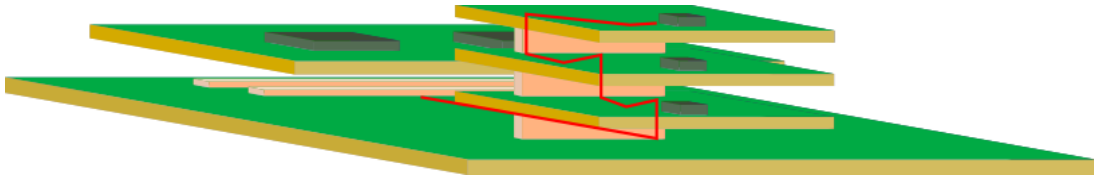
Teoriassa ainoa rajoite moduulien pinoamiselle olisi vain pohjalevyn I/O-liittimestä löytyvien I/O-signaalien lukumäärä, ja montako signaalia kukin moduuli tästä tarvitsee, ja täten siis montako signaalia vielä olisi vapaana seuraavalle moduulille. Seuraava moduuli pinossa voisi olla siis mitä tahansa tyyppiä, joka antaisi täyden vapauden yhdistellä eri tyyppisiä moduuleja.

Käytännössä kuitenkin tässä modulaarisessa periaatteessa on omat käytännön ongelmansa. Ensimmäinen mahdollinen ongelma-kohta on moduulin läpi reititettävien käyttämättömien ja läpivietävien signaalien reitti. Mitä useamman moduulin läpi signaali kulkee, sitä pidempi ja monimutkaisempi reitti signaalille muodostuu.

Signaalien kulkiessa board-to-board liittimien läpi sekä moduulipiirilevyn läpi seuraavalle liittimelle (kuva 18), niiden reitti on vielä jonkin verran heikommin suojattu kuin signaalien normaali reititys piirilevyä pitkin. Täten ne alkavat toimia kasvavassa määrin antennina ja vastaanottaa ulkoisia häiriöitä, etenkin häiriöisissä olosuhteissa kuten tehoelektronikkalaitteiden läheisyydessä. Kuva 19 yrittää hahmottaa mielikuvituksellisen I/O-signaalien kulkureittiä prosessorilevyn liittimeltä lopulliseen kohteeseensa oheislaitemoduuliin, sen kulkiessa ensin joidenkin muiden pinottujen moduulien läpi.



Kuva 18: Moduulin I/O-liittimen signaalien läpivienti (3D-malli)



Kuva 19: Mielikuvituksellisen I/O-signaalin reitti prosessorilevyttä toisten moduulien läpi lopulliseen kohteeseen

Toinen rajoite on kunkin moduulin signaalien kytkentä prosessorilevyille. Etenkin jos moduuleja pinotaan, niin signaalien kytkeytyminen prosessorilevyille tulee kasvavassa määrin ennalta-arvaamattomaksi. Täten tämä periaate moduulien pinoamisesta toimisi melko hyvin käytännössä vain FPGA:n I/O-signaalien kanssa, jotka ovat vapaasti reititettävissä FPGA:n ohjelmassa, eikä ole juurikaan väliä mikä I/O-pinni on missäkin käytössä.

Mikrokontrollerin sisäisillä oheislaitteilla taas on yleensä vain yksi tai kaksi ulkoista pinniä joihin kyseisen oheislaitteen lähtö voidaan määrittää. Samoin mikrokontrollerin A/D-muuntimen tulosaatimet ovat vain tietyissä kiinteissä tulopinneissä, joten näitä ei voida vapaasti reitittää eri moduulien läpi, vaan niiden on oltava tietyssä tunnetussa kohdassa liittimessä, johon haluttaisiin kytkeä jokin laite, joka käyttäisi näitä signaaleja. Mikrokontrollerin digitaalisten lähtöjen tapauksessa voitaisiin joissain tapauksissa hyödyntää FPGA:n reitityskykyä, ja käyttää FPGA:ta reitittämään mikrokontrollerin lähtöpinni tiettyyn paikkaan moduulin I/O-liitintä siten, että kyseinen signaali osuisi haluttuun pinniin halutussa moduulissa. Tästä kuitenkin syntyy jonkin verran lisää viivettä signaalille, kun se kulkee FPGA:n reitityslogiikan läpi. Tämä viive voisi oheislaitteesta ja käyttötapauksesta riippuen tehdä kyseisestä ratkaisusta käyttökelvottoman. Erityisesti HR-PWM lähtöjä ei missään nimessä kannattaisi reitittää FPGA:n läpi, sillä reititusviiveet todennäköisesti mitätöisivät koko HR-PWM:n korkeamman aikatason tarkkuuden tuoman hyödyn.

Mikrokontrollerin kiinteiden pinnisijaintien johdosta tulisi esimerkiksi mikrokontrollerin A/D-tulosignaaleja mieluiten reitittää omaan erilliseen lisämoduuliliittimeensä, ja samoin PWM-lähtösignaalien olisi parasta olla omassa erillisessä lisämoduuliliittimessään. Samoin mikrokontrollerin ulkoisia kommunikaatioväyliä voisi olla hyödyllistä reitittää kolmanteen erilliseen lisämoduuliliittimeen, johon voitaisiin kytkeä erityyppinen lisämoduuli käyttökohteessa tarvittavien ulkoisten kommunikaatioväylien toteuttamiseksi. Tämän lisäksi joitakin ulkoisia kommunikaatioväyliä voidaan tarpeen vaatiessa toteuttaa myös FPGA:n kautta yleiskäyttöisiä I/O-signaaleja käyttäen.

Edellä mainituista modulaarisuuden ongelmakohdista huolimatta modulaarinen rakenne saattaa kuitenkin olla hyvin käyttökelpoinen etenkin uuden tutkimusprojektin alkuvaiheissa. Tällöin ei tarvitse alkaa heti suunnitella ja valmistaa uutta pohjalevyä kyseistä tutkimusprojektia varten,

etenkin kun projektin vaatimukset ja rajoitteet eivät välttämättä vielä ole täysin tiedossa. Tällöin voitaisiin päästä tutkimuksessa alkuun ja alkaa kerätä tietoa ja alustavia tuloksia sekä testata erilaisia ratkaisuja käyttäen yleiskäyttöisiä modulaarisia ohjausalustan osia. Myöhemmin projektin edetessä, kun nimenomaan kyseisessä projektissa vaadittavat oheislaitteet ja komponentit ovat selvillä, ja mikäli modulaarinen versio alkaa osoittautua ongelmalliseksi edellä mainituista tai mahdollisesti muistakin syistä, voitaisiin sitten siirtyä käyttämään varta vasten kyseistä projektia varten suunniteltua pohjalevyä.

### 6.1.2 Suunnitellut moduulityypit

Ohjausalustakonseptia varten suunniteltiin muutama erityyppinen moduuli, jotka sisältävät pääasiassa samoja oheislaitteita kuin nykyisen ohjausalustan Pote-projektin käyttämälle pohjalevyllä on sijoitettu. Täten näitä moduuleja käyttäen voitaisiin kattaa kaikki nykyisen Pote-projektin ohjausalustan ja pohjalevyn käyttökohteet. Moduuleja suunniteltiin tähän tarkoitukseen kaikkiaan viisi erilaista, ja ne kaikki käyttävät vain digitaalisia I/O-pinnejä, joten ne voitaisiin pääasiassa kaikki kytkeä FPGA:n I/O-signaaleihin.

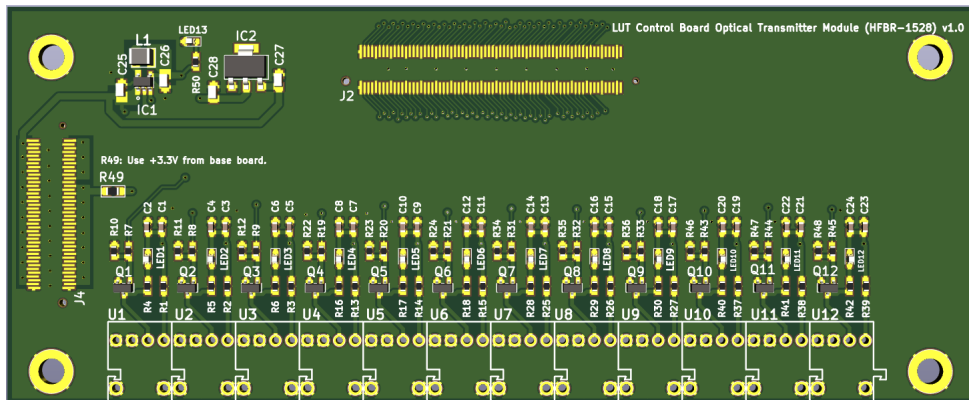
Kyseiset suunnitellut moduulit on listattu seuraavassa.

- Optolähetinmoduuli kahdellatoista optolähettimellä (Kuva 20)
- A/D-muunninmoduuli kuudella analogisella tulolla/kanavalla käyttäen LTC2351 A/D-muunninta (Kuva 21)
- Reletulo- ja lähtömoduuli neljällä reletulokanavalla ja kahdeksalla tulolla (Kuva 22)
- dSpace-moduuli ohjausalustan kytkemiseen PC-tietokoneelle käyttäen dSpace-väylää ja ohjelmistoa (Kuva 23)
- USB-kommunikaatio sekä LED-merkkivalomoduuli, jossa on sekä rinnakkais- että sarjamuotoisilla väylillä ohjausalustaan kytketyt USB-muuntimet FT245R ja FT232R, sekä kuusi kappaletta kolmituloisia LED-valomoduuleja ohjausalustan tilatiedon ilmaisemiseen (Kuva 24)

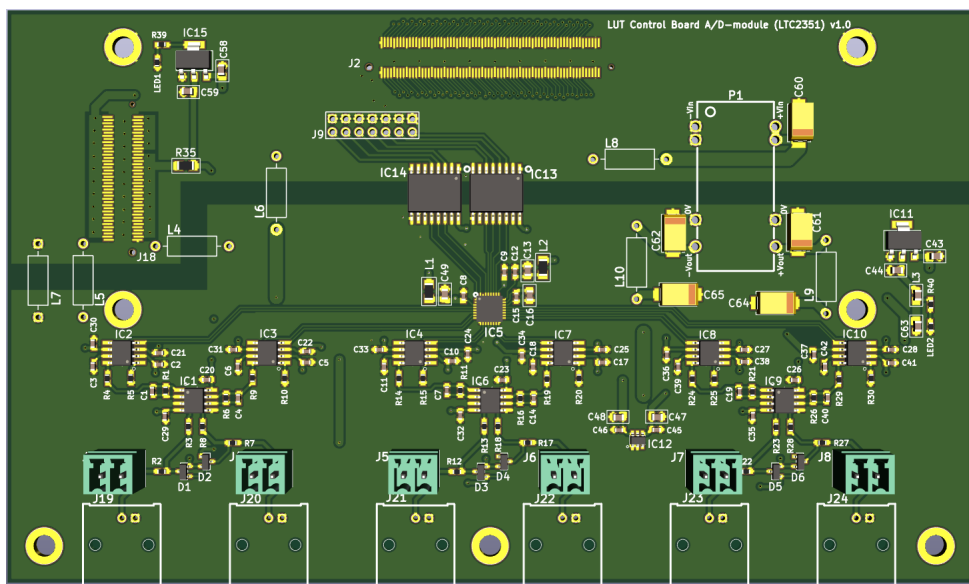
Näistä moduuleista kommunikaatiomoduuli tarjoaa ominaisuuksia, joita vanhassa ohjausalustassa ei suoraan ollut joko lainkaan, tai ainakaan yhtä joustavassa muodossa. Muut neljä moduulia on hyvin pitkälti suunniteltu vastaamaan vanhan ohjausalustan vastaavia ominaisuuksia.

Optolähetinmoduuli voisi käyttää hyödykseen myös mikrokontrollerin HR-PWM-lähtöjen parempaa aikatasoa tarkkuutta. Myös A/D-muunninmoduuli voisi olla hyödyllistä kytkeä suo-

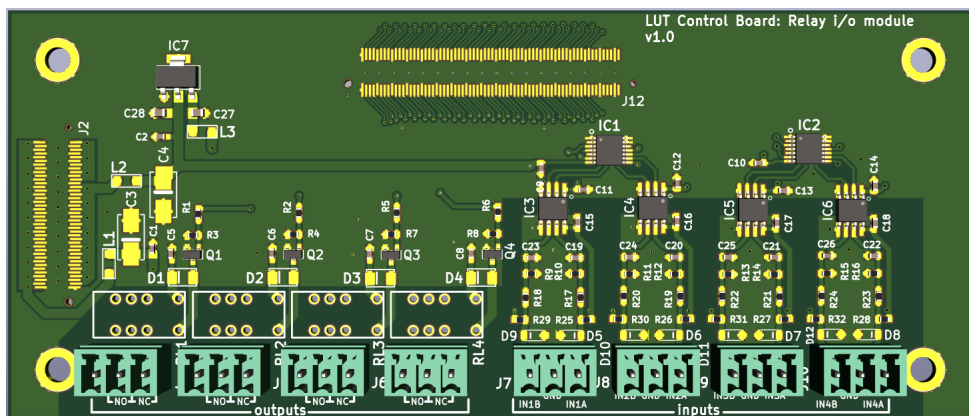
raan mikrokontrollerin tiedonsiirtoväylään, mikäli sovelluskohde käyttää mikrokontrolleria ohjelman ajamiseen. Toisaalta A/D-moduulia voidaan lukea myös FPGA:lla ja tuloarvot siirtää mikrokontrollerille FPGA:n ja mikrokontrollerin välisen muistiväylän kautta.



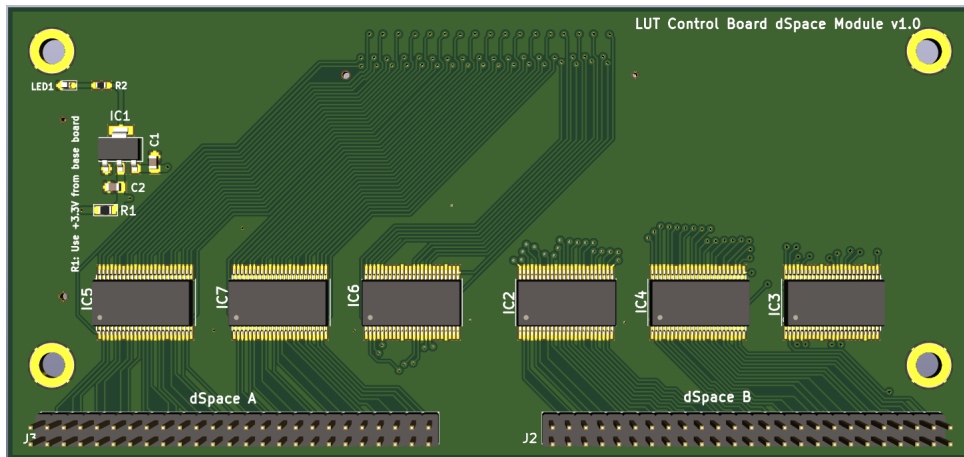
Kuva 20: Optolähetinmoduulin piirilevyn 3D-malli



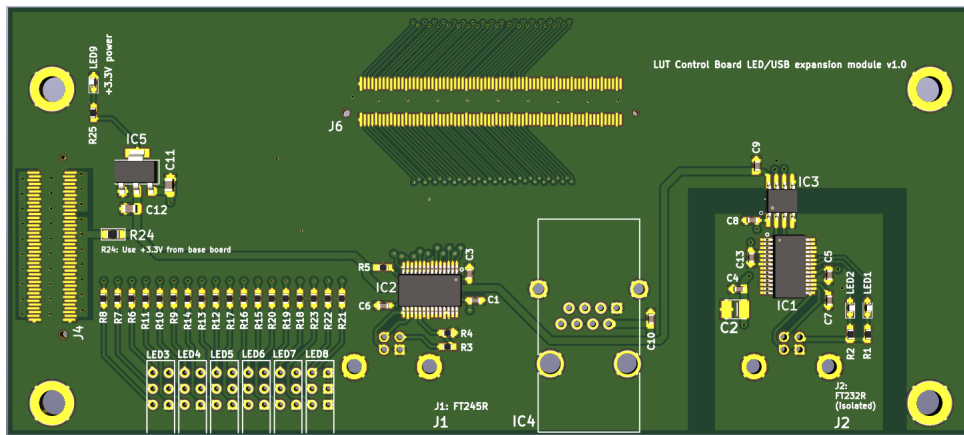
Kuva 21: A/D-muunninmoduulin piirilevyn 3D-malli



Kuva 22: Relemoduulin piirilevyn 3D-malli



Kuva 23: dSpace-moduulin piirilevyn 3D-malli



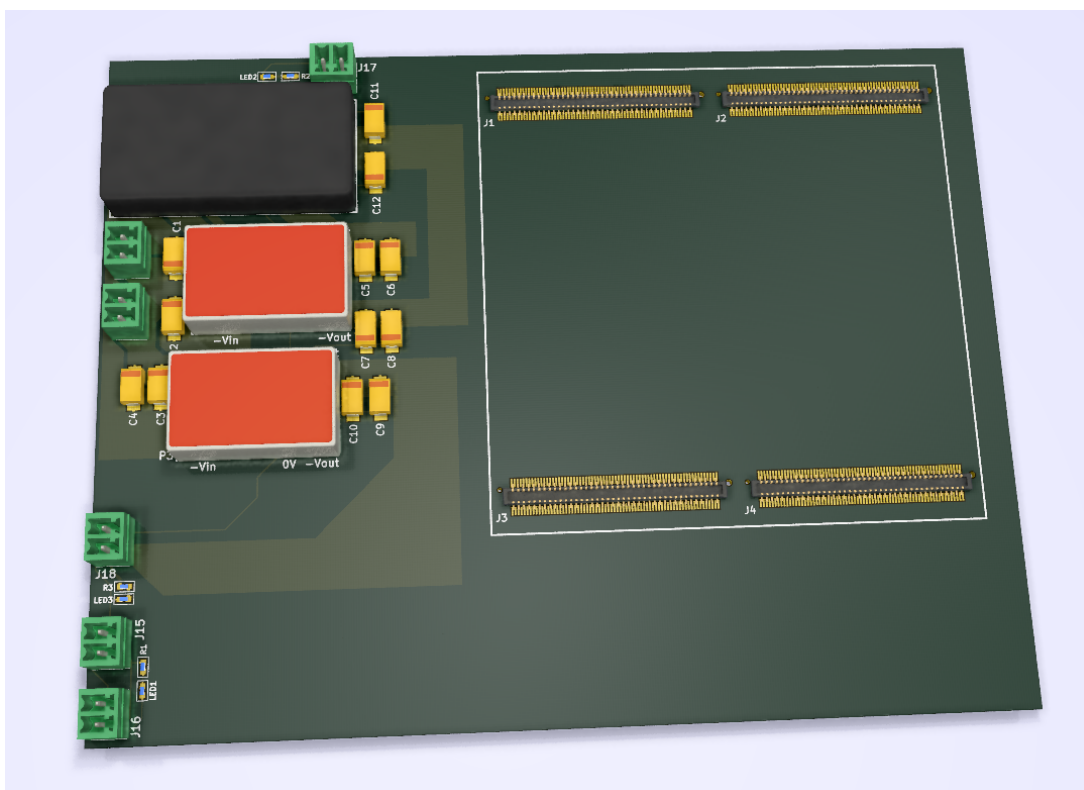
Kuva 24: LED/USB-moduulin piirilevyn 3D-malli

## 6.2 Sovelluskohtainen versio pohjalevystä

Sovelluskohtainen versio pohjalevystä tulisi nimensä mukaisesti sisältämään jotakuinkin vain kussakin sovelluskohteessa tarvittut oheislaitteet ja komponentit ja näiden lisäksi tietysti sekä prosessorilevyn että itse pohjalevyn virransyöttöön tarvittavat komponentit ja prosessorilevyn liittämiseen käytetyt board-to-board liittimet. Sovelluskohtainen pohjalevy ei sisältäisi merkittäviä määriä ylimääräisiä laajennusmahdollisuuksia tai lisäominaisuuksia, jotka eivät olisi itse sovelluskohteessa käytössä.

Tätä työtä tehdessä ei ollut alkuvaiheissaan olevaa tutkimusprojektia, jossa tätä uutta ohjauslustakonseptia olisi oltu valmiita kokeilemaan käytännössä, joten työssä ei suunniteltu mitään sovelluskohtaista versiota pohjalevystä kokonaisuudessaan. Työssä suunniteltiin vain sovelluskohtaisen pohjalevyn alku. Käytännössä tämä tarkoittaa, että pohjalevyn kytkentäkaaviosta tehtiin pohja, joka sisältää prosessorilevyn tarvitsemat virransyöttökomponentit sekä board-to-board liittimet prosessorilevyn liittämistä varten. Kyseiset komponentit myös sijoitettiin pii-

rilevysuunnitteluohjelmalla jotakuinkin oikeille paikoilleen, eli etenkin prosessorilevyn liittyn-  
täräjäpinnan board-to-board liittimet aseteltiin keskenään oikeille paikoilleen, ja virransyöttö-  
komponentit kytkettiin ja reititettiin alustavasti. Näiden alustavien suunnittelutiedostojen poh-  
jalta pohjalevyn sovelluskohtaisten versioiden suunnittelu onnistuu helpommin ja nopeammin  
ja vähemmällä työllä kuin täysin puhtaalta pöydältä alkaen. Kuvassa 25 on esitetty kyseinen  
sovelluskohtaisen pohjalevyn templaatin 3D-malli.



Kuva 25: Sovelluskohtaisen pohjalevyn alku, sisältäen vain prosessorilevyn liittimet sekä virransyöttökomponentit

## 7 Suunniteltujen ohjausalustan osien soveltuvuus asetettuihin alkuvaatimuksiin

Seuraavassa käydään läpi miten hyvin suunnitellut prosessorilevyn prototyypit ja pohjalevyistä suunniteltu modulaarinen versio täyttävät esitetyt alkuvaatimukset. Soveltuvuus arvioidaan erikseen sekä pääasiallista suunnittelukohdetta eli LUT-Yliopiston tehoelektronikan tutkimuskäyttöä ajatellen, että mahdollisena toissijaisena käyttökohteena esitettyä opetuskäyttöä ajatellen.

### 7.1 Suunnitellun ohjausalustan soveltuvuus tutkimuskäyttöön

Tutkimuskäytön ohjausalustalle oli asetettu lista vaatimuksia, jotka ohjausalustalta tulisi löytyä, jotta se soveltuisi hyvin erilaisiin tutkimusprojekteihin ohjausalustaksi. Tässä kohtaa on hyvä huomioida, että mikäli tämä uusi ohjausalustakonsepti otetaan käyttöön, niin tällöin prosessorilevystä suunniteltaisiin erillinen tuotantoversio, joka käyttäisi FPGA:sta BGA-koteloitua mallia, joka tarjoaisi huomattavasti enemmän I/O-signaaleja sekä sisäisiä logiikkaresursseja. Myös mikrokontrolleri vaihdettaisiin tällöin melko varmasti eniten pinnejä sisältävään koteloon, eli prototyypin LQFP-144 kotelosta joko LQFP-176 koteloon tai BGA-koteloon.

Seuraavassa käydään läpi lista esitetyistä vaatimuksista, tarkastellen täyttävätkö suunnitellut prosessorilevyn prototyypiversiot kyseiset vaatimukset.

- Sekä STM32-prosessorilevyn Cortex-M4F tai Cortex-M7F että F28335-version TMS320F28335 sisältävät liukulukuyksikön ja ovat 32-bittisiä arkkitehtuureja. STM32:n maksimikellotaajuus on M4 mallilla 168 MHz ja M7 mallilla 216 MHz ja F28335:n kellotaajuus on 150 MHz.
- F28335 tarjoaa maksimissaan 18 PWM-lähtöä, joista 6 lähtöä kykenee korkeatarkkuuksiin toimintaan (HR-PWM). STM32F407 sisältää 2 edistynyttä ajastinta sekä 10 geneeristä ajastinta, joista jokainen sisältää yhdestä neljään PWM-lähtöä. Edistyneiden ajastinten PWM-lähdöt kykenevät kuolleeseen ajan generointiin sekä komplementaariseen toimintaan.
- STM32F407 sisältää kolme 12-bittistä A/D-muunninta, yhteensä maksimissaan 24 kanavalla. F28335 sisältää kaksi 12-bittistä A/D-muunninta, yhteensä 16 kanavalla
- FreeRTOS on saatavilla STM32-mikrokontrollereille, ja  $\mu$ C/OS-II on saatavilla sekä STM32:lle että F28335:lle

- Tarvittavien logiikkaresurssien määrä FPGA:lla on varsin sovelluskohtainen asia, joten prototyypimallien pienemmän pään FPGA-mallin riittävyttä eri sovelluskohteissa on vaikea arvioida etukäteen. Myöhemmässä tuotantoversion BGA-koteloidussa FPGA-mallissa olisi mahdollista saada noin 4–5 kertainen määrä logiikkaresursseja nykyisen ohjausalustan Virtex-4 malliin verrattuna.
- FPGA on kytketty kummassakin prosessorilevyn versiossa mikrokontrollerin ulkoiseen muistiväylään.
- Mikrokontrollerin kaikkea I/O:ta ei reititetty FPGA:lle, johtuen ensisijaisesti prototyypiversiön kaksikerroksisesta piirilevystä, jossa kaikkien I/O-signaalien reititys FPGA:lle olisi ollut erittäin haastavaa. Myöhemmässä tuotantoversiossa tämä on toteutettavissa.
- FPGA:n ja mikrokontrollerin kytkevän ulkoisen muistiväylän signaalit on reititetty myös prosessorikortin board-to-board liittimille, joten niihin päästään tarvittaessa käsiksi myös ulkoisesti.
- Mikrokontrollerin ja FPGA:n välille on kytketty kolme I/O-signaalia, jotka on tarkoitettu keskeytysten toteuttamiseen sekä resetointiin.
- FPGA ja sen ohjelmamuistipiiri ovat erikseen näkyvissä samassa JTAG-ketjussa.
- Mikrokontrollerilla on oma JTAG-liitäntänsä.
- STM32 mikrokontrollerille on saatavilla ilmaiset ohjelmakehitystyökalut sekä avoimen lähdekoodin ohjelmointilaitteita ja JTAG-adaptoreita, sekä varsin edullisia kaupallisia JTAG-adaptoreita. Myös F28335-mikrokontrollerille sekä Spartan-6 FPGA:lle on saatavilla ilmaiset versiot kehitysympäristöistä, ja JTAG-adaptoreita kohtuulliseen hintaan kolmansilta osapuolilta.
- Vianselvityksen (”debuggauksen”) helppokäyttöisyys ohjelmistotyökaluissa on subjektiivinen asia, eikä sitä lähdetä tässä arvioimaan.

Täten asetetuista alkuvaatimuksista täytettiin ensimmäisissä prototyypiversioissakin kaikki paitsi kaikkien signaalien reititys sekä mikrokontrollerin ja FPGA että pohjalevyn rajapinnan board-to-board liittimien välillä. Lisäksi prototyypissä käytetty FPGA-malli on TQFP-kotelosta johtuen pienemmän pään malli, joten sen logiikkaresurssit ja I/O-signaalinäärä eivät välttämättä riitä kaikkiin tutkimuskohteisiin, etenkin koska mikrokontrollerin ja FPGA:n välinen muistiväylä käyttää signaaleista jo noin 50 kappaletta, ja kyseinen FPGA-malli tarjoaa kokonaisuudessaan vain noin 100 I/O-signaalia.

Tutkimuskäyttöön soveltuvalta alustalta vaadittiin muunmuassa runsaasti I/O-signaaleja prosessorilevyn ja pohjalevyn rajapinnassa, jotta alustalla voidaan kattaa kaikki eteentulevat käyttökohteet, eikä alustan laajennettavuus lopu kesken I/O-signaalien rajatun määrän takia. Tästä



johtuen prosessorilevyn ja pohjalevyn liityntäraja- pinta on toteutettu käyttäen runsaasti pinne- jä sisältäviä board-to-board tyyppisiä liittimiä. Prototyypiversiossa suurin osa näistä pinneistä on kuitenkin käyttämättömiä malliston pienemmän pään LQFP-koteloidun FPGA-mallin takia. Täten varsinaista tutkimuskäyttöä varten olisi prosessorilevystä tarpeellista tai ainakin hyödyllistä suunnitella tuotantomalli esimerkiksi 484-pinnistä BGA-koteloitua Spartan-6 FPGA mal- listoa käyttäen. Tällöin myös piirilevy pitäisi valmistaa todennäköisimmin ainakin kuusi- tai kahdeksankerroksisena, jotta kaikki I/O-signaalit saadaan reititettyä tarvittaviin paikkoihin.

Pohjalevystä suunniteltiin työssä vain täysin modulaarinen versio, joka tarjoaa pääosin samat ulkoiset liittymät ja oheislaitteet kuin Pote-projektin käytössä ollut nykyisen ohjausalustan poh- jalevy, sekä hieman lisää kommunikaatioväyliä kuten USB-väyliä tietokoneeseen liittymistä varten. Koska uutta ohjausalustaa ei kokeiltu missään tutkimusprojektissa käytännössä, ei mo- dulaarisen pohjalevykonseptin toimivuudesta käytännössä voida vielä tehdä konkreettisia joh- topäätöksiä esimerkiksi häiriösietoisuuden kannalta.

## 7.2 Suunnitellun ohjausalustan soveltuvuus opetuskäyttöön

Tutkimuskäyttöön hyvin soveltuvan ohjausalustan vaatimukset poikkeavat huomattavasti ope- tuskäyttöön soveltuvan alustan toiveista, ja kyseisillä alustoilla ei ole kovin paljoa yhteisiä omi- naisuuksia. Ensimmäinen ongelmakohta opetuskäyttöä ajatellen on prosessorilevyn ja pohjale- vyn rajapinnassa käytettyjen board-to-board liittimien jokseenkin korkea kappalehinta, noin 4– 6 euroa kappaleelta yksittäiskappaleina. Näitä liittimiä tarvitaan 4 kpl prosessorilevyllä ja 4 kpl pohjalevyllä, joten jo pelkkien kyseisten liittimien hinta alustaa kohden on varsin merkittävä, jopa yli 30 euroa.

Toinen eroavuus tutkimuskäytöstä on opetuskäytön alustalta toivottu helppo liitántäraja- pinta 2,54 mm pinnijaollista piikkirimaliitintä käyttäen. Tätä ei tutkimuskäytön prosessorilevyllä juu- rikaan tarvita, ja ensimmäisiin prototyyppihin prosessorilevystä ei piikkirimaliitöntöjä lisätty piirilevyn rajallisen tilan takia. Piirilevyn läpi liitettävä piikkirimaliitin pitäisi sijoittaa aivan piirilevyn reunoille, jotta se ei hankaloita levyn signaalien reititystä piirilevyn sisäosissa. Myö- hempään kehitysversioon kyseiset piikkirimaliittimet voitaisiin lisätä, etenkin jos levyn kokoa kasvatetaan hieman 100 mm × 100 mm koosta, johon prototyypiprosessorilevy rajoitettiin hal- vimman mahdollisen piirilevyn valmistuksen takia. Jos piikkirimaliittimet lisättäisiin, niin täl- löin myös edellä mainittu ongelmakohta pohjalevyn liityntäraja- pinnan liittimien hinnasta pois- tuisi, koska kaikki liitännät voitaisiin tehdä piikkirimaliittimiä käyttäen, ja prosessorilevy ei tällöin tarvitsisi lainkaan erillistä pohjalevyä, tai opetuskäyttöä varten voitaisiin suunnitella eri- tyyppinen pohjalevy, joka liittyisi prosessorilevyyn käyttäen piikkirimaliittimiä. Prosessorile-

vyn tarvitsema käyttöjännite voidaan syöttää prosessorilevyllä olevien USB-liittimien kautta.

Opetuskäyttöön riittäisi FPGA:sta halvempi ja yksinkertaisempi TQFP-144-koteloinen malli, toisin kuin myöhempään tutkimuskäytön versioon kaavailtu 484-pinninen BGA-koteloitu mallisto. Tätä silmälläpitäen voitaisiin prosessorilevyn prototyypiversioita tai niiden pohjalta valmistettuja lähes vastaavia halpaversioita mahdollisesti käyttää opetuksessa, etenkin jos prosessorilevyyn lisättäisiin edellä mainitut piikkirimaliitännät.

Täten opetuskäytön alustan alkuvaatimukset hyvistä liitynnöistä ja oheislaitteista voitaisiin katkaa lisäämällä piikkirimaliittimet. FPGA:n vaatimus riittävästä tuloista ja lähdöistä on jokseenkin subjektiivinen käsite, mutta prototyypiversion prosessorilevy tarjoaa FPGA:lta noin 85 yleiskäyttöistä I/O-signaalia. Näiden lisäksi tarvittaessa on käytettävissä vielä 8 I/O-signaalia lisää, jotka ovat myös käytössä FPGA:n ohjelmointivaiheessa, joten niiden käyttämistä sovelluksissa tulisi kuitenkin välttää ongelmien välttämiseksi. Vaatimus reaaliaikakäyttöjärjestelmän saatavuudesta täyttyy, sillä Cortex-M mikrokontrollereille on saatavilla esimerkiksi ilmainen FreeRTOS käyttöjärjestelmä, ja myös alkuvaatimuksissa mainittu  $\mu$ C/OS-II on saatavilla.

Helppokäyttöisyys vianselvitys- ja kehitystyökaluissa on jälleen melko subjektiivinen käsite, mutta Cortex-M mikrokontrollereille on saatavilla varsin useita erilaisia kaupallisia kehitysympäristöjä, esimerkiksi Atollic TrueSTUDIO, IAR Embedded Workbench for ARM, Keil MDK-ARM, SEGGER Embedded Studio for ARM sekä useita muita. Ilmaisia kehitystyökaluja ovat esimerkiksi Eclipse IDE sekä GNU kääntäjät ja työkalut sen rinnalla. Näiden lisäksi mikrokontrollerien valmistajilla on usein tarjolla ilmainen kehitysympäristöjä valmistajan omille mikrokontrollereille, esimerkiksi ST:n tarjoama STM32CubeIDE, joka pohjautuu ilmaiseen Eclipse kehitysympäristöön.

Viimeinen asetettu kriteeri on halpa hankinta- tai tuotantohinta. Hankintahinnassa on erittäin hankala päästä yhtä edulliseen hintaan kuin useat kaupalliset pelkän mikrokontrollerin sisältävät alustat. Kyseisiä mikrokontrollerien evaluointi- ja kehitysalustoja on saatavilla alkaen alle 10 euron kappalehinnalla. Mutta sekä mikrokontrollerin että FPGA:n sisältäviä alustoja on tarjolla huomattavasti vähemmän, ja niiden hintataso on usein huomattavasti korkeampi kuin pelkän mikrokontrollerin sisältävien yksinkertaisten evaluointi- tai kehitysalustojen. Esimerkkinä Critical Link LLC:n valmistama MityARM 1808F, joka maksaa Digi-Key:llä noin 265 euroa. Joten tällä saralla voidaan itse valmistaa myös hinnaltaan kilpailukykyinen alusta, sillä prototyypiversio prosessorilevystä maksaa komponentteineen ja piirilevyineen yksittäiskappaleena noin 50–80 euroa, riippuen lasketaanko board-to-board liittimet mukaan.

Kaikenkaikkiaan sekä mikrokontrollerin että FPGA:n sisältävien alustojen kategoriassa suunniteltu prosessorilevyn prototyypiversio eli halpa perusversio olisi pienin muutoksin (jopa vain

piikkirimaliittimet lisäämällä) vartenotettava vaihtoehto opetuskäyttöön. Mutta pelkän mikrokontrollerin sisältävien alustojen riittäessä ei itse valmistamalla ole mahdollista päästä kaupallisten massatuotettujen pienen voittomarginaalin evaluointialustojen hintatasolle, mikäli halvin mahdollinen hankintahinta on erittäin tärkeä hankintaperuste.

## 8 Yhteenveto

Työssä esitettyjen ohjausalustan alkuvaatimusten pohjalta selvitettiin ensin löytyykö vaatimukset täyttäviä tuotteita valmiina markkinoilta, vai onko kannattavampaa ja helpompaa suunnitella uusi ohjausalusta itse.

Vaatimuksia täyttäviä kaupallisia alustoja oli vaikea löytää, eikä kaikkia vaatimuksia täyttäviä alustoja löydetty valmiina. Joten ohjausalustasta suunniteltiin työssä uusi versio, käyttäen vanhasta ohjausalustasta samaa erillisen prosessorilevyn ja pohjalevyn konseptia.

Prossessorilevystä suunniteltiin kaksi erillistä versiota, käyttäen kummassakin erityyppistä mikrokontrolleria. Ensimmäisessä versiossa on ST:n valmistama STM32-sarjan Cortex-M4F tai M7F mikrokontrolleri, ja toisessa versiossa on TI:n valmistama TMS320F28335 mikrokontrolleri. STM32-version kontrolleri voidaan valita joko F4 tai F7 sarjasta, jotka ovat tiettyjen mallien sekä koteloiden sisällä täysin pinniyhteensopivia. Kummassakin prosessorilevyn prototyypissä on FPGA-piirinä Xilinx:n Spartan-6 malliston edullisemmän pään TQFP-144-koteloinen XC6SLX9-malli.

Pohjalevystä suunniteltiin täysin modulaarinen versio, joka sallii erilaisten oheislaitteiden yhdistelyn tarpeiden mukaan, ilman että ohjausalustaa tai pohjalevyä tarvitsee suunnitella uudelleen heti jokaisen uuden projektin alkaessa. Kyseinen modulaarinen ratkaisu toimii paremmin projektien alkuvaiheessa, ja projektien edetessä sovelluskohtainen pohjalevy voi tulla paremmaksi ratkaisuksi. Tätä helpottamaan voidaan sovelluskohtainen pohjalevy suunnitella työssä toteutetun pohjalevyn alun pohjalta.

Työssä haluttiin lisäksi selvittää, mikäli uusi ohjausalusta voisi myös soveltua esimerkiksi mikrokontrollerien ja piirisuunnittelun opetukseen. Vaikka vaatimukset opetuskäytössä eroavat suuresti tutkimuskäytön ohjausalustalle asetetuista vaatimuksista, havaittiin että työssä suunnitellut prosessorilevyn edulliset prototyypiversiot voisivat hyvin pienin muutoksin olla jokseenkin soveltuva ratkaisu myös opetuskäytössä.

## Viitteet

- [1] PCB design guidelines for reduced EMI. Texas Instruments Design Guideline, 1999.
- [2] José Augusto Arbuseri, Cesar Augusto Arbuseri, and Samir Ahmad Mussa. High-resolution FPGA-pulse width modulation applied to PFC 2 MHz converter using eGaN field effect transistor. *IET Journal of Engineering*, 2018.
- [3] Simona Boboila and Peter Desnoyers. Write endurance in flash drives: Measurements and analysis. *FAST'10 Proceedings of the 8th USENIX conference on File and storage technologies*, 2010.
- [4] Paul Dillien. And the winner of best FPGA of 2016 is... *EE Times*, 2016.
- [5] Sharin Jacob, Ha Nguyen, Colby Tofel-Grehl, Debra Richardson, and Mark Warschauer. Teaching computational thinking to english learners. *NYS TESOL journal*, 2018.
- [6] Rocendo Bracamontes Del Toro. How to interface FPGAs to microcontrollers. *EE Times*, 2008.
- [7] Stephen M. Trimberger. Three ages of FPGAs: A retrospective on the first thirty years of FPGA technology. *EEE Solid-State Circuits Magazine*, 2018.
- [8] Richard York. Embedded segment market update. ARM seminar, 2015.